МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
УМАНСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ

Факультет економіки, підприємництва та інформаційних технологій

Кафедра інформаційних технологій

Допущено до захисту
"_____" _____ 2026 р.
Зав. кафедри, к.т.н., доцент
_____ **Ліщук Р.І.**

КВАЛІФІКАЦІЙНА РОБОТА БАКАЛАВРА

РОЗРОБКА ПРОГРАМНОГО ЗАБЕЗПЕЧЕННЯ ДЛЯ ТЕСТУВАННЯ ФУНКЦІОНАЛЬНОСТІ ЦИФРОВИХ ПРИСТРОЇВ

Виконав – студент 4 курсу, групи 41-кн
освітньої програми "Комп’ютерні науки"
спеціальності 122 Комп’ютерні науки
Лозінський Владислав Валентинович

Науковий керівник – д.т.н., професор
Кучерук Володимир Юрійович

Умань – 2026

ЗМІСТ

Перелік умовних позначень, скорочень і термінів**Помилка! Закладку не визначено.**

ВСТУП 3

РОЗДІЛ 1. АНАЛІЗ ПРОГРАМНИХ ЗАСОБІВ ТЕСТУВАННЯ ЦИФРОВИХ ПРИСТРОЇВ 6

1.1 Суть технічної проблеми вибору методів тестування цифрових пристроїв 6

1.2 Існуючі способи вирішення технічної проблеми, їх аналіз і недоліки 14

1.3 Вибір та обґрунтування аналогу вирішення технічної проблеми .. 15

РОЗДІЛ 2. РОЗРОБКА ПРОГРАМНОГО МОДУЛЯ ТЕСТУВАННЯ СХЕМ ЦИФРОВИХ ПРИСТРОЇВ 20

2.1 Аналіз моделей дефектів цифрових пристроїв 20

2.2 Визначення початкових умов тестування структур схем цифрових пристроїв 25

2.3 Розробка алгоритму тестування схем цифрових пристроїв 27

РОЗДІЛ 3. ПРОГРАМНА РЕАЛІЗАЦІЯ МОДУЛЯ ДЛЯ ТЕСТУВАННЯ СХЕМ ЦИФРОВИХ ПРИСТРОЇВ 39

3.1 Обґрунтування вибору середовища програмування..... 39

3.2 Створення програмного модуля тестування схем цифрових пристроїв 41

3.3 Тестування створеного програмного модуля..... 42

ВИСНОВКИ 44

СПИСОК ЛІТЕРАТУРИ 45

ДОДАТКИ ..... **Помилка! Закладку не визначено.**

Додаток А Програмна реалізація модуля безпечного тестування (PHP 8.x)..... **Помилка! Закладку не визначено.**

ВСТУП

Актуальність дослідження зумовлена стрімким розвитком сучасної електроніки, який супроводжується постійним ускладненням схемотехнічних рішень та зменшенням геометричних розмірів електронних компонентів. Такі тенденції призвели до значних змін у структурі та архітектурі друкованих плат і готових електронних виробів. Унаслідок цього виникла потреба у створенні нових підходів до контролю їхньої якості як у процесі виготовлення, так і під час подальшої експлуатації, технічного обслуговування, модернізації та відновлення працездатності.

Важливою передумовою забезпечення високої надійності цифрових пристроїв є оперативне виявлення дефектів і несправностей, що можуть виникати на різних етапах життєвого циклу виробу. Наявність значної кількості виробничих дефектів призводить до збільшення витрат на проведення перевірок, випробувань і ремонтних робіт. Саме тому навіть на підприємствах із добре налагодженими технологічними процесами особливу увагу приділяють впровадженню сучасних засобів діагностики та ефективних методик тестування. Водночас конструкція друкованих плат повинна враховувати вимоги не лише до технологічності виготовлення, а й до зручності та повноти контролю окремих елементів і пристрою загалом.

Для оцінювання технічного стану електронних виробів сьогодні застосовують як електричні, так і неелектричні методи контролю. До першої групи належать внутрішньосхемне та функціональне тестування, тоді як друга охоплює оптичні та рентгенівські засоби перевірки якості монтажних з’єднань. Кожен із цих підходів має власну сферу застосування та дозволяє виявляти певні типи дефектів.

У невеликих виробничих серіях контроль зовнішнього стану електронних модулів часто здійснюється за допомогою візуального огляду з використанням оптичних приладів. На великих виробництвах переважають автоматизовані комплекси, оснащені системами комп’ютерного зору та програмними засобами

обробки зображень. Такі системи забезпечують виявлення відсутніх компонентів, пошкоджених або деформованих виводів, помилок маркування, обривів провідних доріжок, небажаних перемичок між провідниками та інших порушень технології монтажу.

Разом із тим можливості оптичного контролю мають певні обмеження. Зокрема, він не дає змоги оцінити функціональну працездатність друкованої плати після завершення складання. Крім того, значна частина провідників, контактних майданчиків і виводів сучасних компонентів часто прихована під корпусами мікросхем, що ускладнює або робить неможливим їх повноцінний візуальний огляд.

Одним із найбільш універсальних засобів контролю якості друкованих плат вважається внутрішньо-схемне тестування. Цей підхід дозволяє встановлювати факти відсутності окремих компонентів, виявляти помилки їх монтажу, визначати несправні елементи, а також знаходити короткі замикання та розриви електричних з’єднань. Проте навіть такий метод не позбавлений недоліків. Якщо між виводом компонента та контактним майданчиком існує ненадійний контакт, а перевірка здійснюється шляхом безпосереднього підключення тестового обладнання до цього виводу, дефект може залишитися непоміченим. Причиною є те, що вимірювальний щуп під час тестування механічно притискає вивід до місця з’єднання, тимчасово відновлюючи електричний контакт.

Для підвищення ефективності діагностичних процедур конструкція тестового обладнання повинна забезпечувати можливість використання спеціалізованих контактних пристроїв типу contactron. Такі системи містять матрицю пружних зондів, що дозволяє одночасно підключатися до великої кількості контрольних точок друкованої плати та виконувати комплексну перевірку її електричних параметрів.

Метою даного дослідження є підвищення функціональної ефективності систем тестування цифрових електронних схем шляхом удосконалення підходів до формування та виконання тестових процедур.

Об’єктом дослідження виступають процеси перевірки цифрових пристроїв, що базуються на використанні декомпозиційного підходу до аналізу та тестування складних схемних структур.

Предметом дослідження є програмне забезпечення, призначене для автоматизації процедур тестування цифрових схем та підвищення якості виявлення можливих несправностей.

Досягнення поставленої мети передбачає проведення комплексного аналізу наявних методів електричного захисту компонентів досліджуваних схем під час виконання тестових процедур. Особлива увага приділяється вивченню їхніх функціональних можливостей, переваг та обмежень у контексті забезпечення надійності тестування. На основі отриманих результатів передбачається розроблення алгоритмічного підходу до формування тестових послідовностей, який забезпечуватиме мінімізацію теплового навантаження на електронні компоненти та запобігатиме їх перегріванню в процесі перевірки. Практична реалізація запропонованого алгоритму здійснюватиметься шляхом створення відповідного program module із застосуванням обраної мови програмування. Завершальним етапом роботи стане експериментальна перевірка працездатності розробленого програмного забезпечення та оцінювання ефективності його функціонування в умовах тестування цифрових пристроїв.

РОЗДІЛ 1. АНАЛІЗ ПРОГРАМНИХ ЗАСОБІВ ТЕСТУВАННЯ ЦИФРОВИХ ПРИСТРОЇВ

1.1 Суть технічної проблеми вибору методів тестування цифрових пристроїв

Стрімкий розвиток електронної промисловості, пов'язаний із необхідністю серійного виробництва високоякісних цифрових пристроїв різного рівня складності, потребує застосування сучасних засобів діагностики та контролю. Розроблення нових електронних виробів і впровадження їх у масове виробництво неможливі без використання потужного програмного забезпечення, здатного забезпечити ефективне тестування, виявлення дефектів та оцінювання технічного стану електронних систем на всіх етапах їх життєвого циклу.

Сучасні технології діагностування аналогових, цифрових і комбінованих електронних вузлів базуються на різних підходах до організації процесу контролю. Залежно від способу взаємодії з об'єктом дослідження застосовуються методи, орієнтовані на перевірку функціонування пристрою в цілому, аналіз окремих компонентів або поєднання цих двох підходів для досягнення більш повної оцінки технічного стану виробу.

Функціональне тестування передбачає дослідження електронного пристрою як єдиної системи без детального аналізу внутрішньої структури. У процесі такої перевірки на вхідні контакти або інтерфейсні роз'єми подаються спеціально сформовані тестові впливи, а результати їх обробки контролюються на вихідних лініях чи у визначених контрольних точках. Отримані значення порівнюються з еталонними результатами, що дозволяє оцінити правильність реалізації функцій, закладених у схемотехнічне рішення пристрою. За відсутності відхилень від встановлених параметрів об'єкт вважається придатним до подальшої експлуатації.

На практиці повна перевірка всіх можливих режимів роботи електронного пристрою є складною та потребує значних часових витрат. З цієї причини для

проведення контролю зазвичай використовується обмежений набір тестових сигналів, який забезпечує необхідний рівень достовірності результатів. Сукупність таких тестових впливів формується з урахуванням критеріїв працездатності виробу та створює основу тесту перевірки конкретного об'єкта дослідження.

Широке застосування функціонального діагностування пояснюється низкою його переваг. Реалізація такого підходу потребує відносно простих засобів підключення до об'єкта контролю, не вимагає значної кількості вимірювальних каналів і джерел тестових сигналів, а також забезпечує оперативне отримання результату щодо відповідності виробу встановленим вимогам. Завдяки цьому функціональне тестування є ефективним інструментом швидкого визначення працездатності електронних пристроїв за принципом оцінювання їх придатності до використання.

Незважаючи на широке використання функціонального підходу до діагностування електронних систем, цей метод характеризується низкою суттєвих обмежень. Однією з основних проблем є значна складність локалізації несправностей, особливо у випадках, коли в цифровому пристрої одночасно присутні декілька дефектів або коли помилки пов’язані з неправильним розташуванням чи орієнтацією окремих елементів конструкції. Крім того, подача робочих сигналів на пристрій, який містить пошкоджені компоненти, може призводити до виникнення додаткових несправностей, що ускладнює процес аналізу технічного стану виробу. Додатковими недоліками такого підходу є обмежені можливості щодо виявлення прихованих дефектів, висока складність формування ефективних тестових впливів та зниження результативності діагностування за наявності великої кількості несправностей.

Практична реалізація функціонального діагностування потребує виконання ряду підготовчих і аналітичних процедур. Насамперед необхідно досліджувати характеристики тестових сигналів, зокрема значення струму, напруги, часових параметрів та інших електричних величин, які можуть впливати на достовірність результатів контролю. Важливою умовою також є

наявність відповідних контрольно-вимірювальних засобів, здатних забезпечити точне вимірювання необхідних параметрів. Проведення перевірок часто пов'язане зі складними діагностичними процедурами, для виконання яких необхідні ґрунтовні знання особливостей функціонування об'єкта дослідження. У більшості випадків процес пошуку та локалізації дефектів вимагає залучення фахівців високої кваліфікації, які володіють достатнім практичним досвідом у сфері тестування електронних систем.

Під час контролю складних багатокомпонентних цифрових пристроїв на етапі виробництва функціональне діагностування часто базується на моделюванні реальних режимів роботи виробу. Такий підхід дозволяє наблизити умови тестування до умов експлуатації, проте одночасно підвищує складність організації перевірки. У подібних випадках виникає необхідність використання спеціалізованого допоміжного обладнання та його попереднього налаштування або програмування. Зокрема, для відтворення реальних умов роботи можуть застосовуватися різноманітні імітатори навантаження та інші технічні засоби, що забезпечують формування необхідних режимів функціонування.

На відміну від функціонального підходу, поелементне тестування ґрунтується на контролі окремих складових частин електронного пристрою. Основною передумовою такого методу є припущення, що справний стан виробу забезпечується за умови правильного розміщення компонентів, коректності їх електричних з'єднань та відповідності параметрів установленим технічним вимогам. У процесі діагностування кожен елемент розглядається окремо, а його характеристики порівнюються з допустимими значеннями. Таким чином, оцінювання технічного стану компонентів здійснюється на основі допускового контролю, який дозволяє визначити відповідність фактичних параметрів заданим нормативним межам та своєчасно виявити потенційно несправні елементи.

Під час допускового контролю здійснюється перевірка коректності встановлення електронних компонентів та оцінювання відповідності їхніх параметрів установленим нормативним межам. Оскільки вимірювання

характеристик елементів виконується за допомогою тестових сигналів невеликої амплітуди, такий підхід практично не створює ризику пошкодження електронних вузлів навіть за наявності різноманітних дефектів. Сутність поелементного діагностування полягає у послідовному дослідженні кожного компонента цифрового пристрою з метою визначення його технічного стану та виявлення можливих відхилень від нормального режиму функціонування.

Особливого значення поелементне тестування набуває під час контролю гібридних вузлів цифрових систем. У процесі їх виготовлення можуть виникати численні виробничі дефекти різного характеру та складності. До таких порушень належать пошкодження провідних з'єднань, небажані електричні контакти між провідниками, неправильне підключення активних елементів до шин живлення, відхилення параметрів компонентів від допустимих значень, використання невідповідних типів елементів або порушення їх працездатності. Такі несправності мають статичний характер і зберігаються незалежно від режиму роботи пристрою. Основним призначенням поелементного діагностування є точна локалізація та ідентифікація кожного дефекту шляхом автоматизованого аналізу стану окремих складових електронної схеми.

Ефективність реалізації цього підходу значною мірою залежить від можливості отримання доступу до внутрішніх контрольних точок досліджуваного пристрою. Не менш важливим завданням є забезпечення захисту активних компонентів від можливих пошкоджень у процесі проведення вимірювань та тестових впливів. У сучасних системах контролю доступ до контрольних вузлів друкованих плат зазвичай забезпечується за допомогою спеціалізованих контактних пристроїв. Такі пристосування виконуються у вигляді матриці пружних голчастих зондів, які дозволяють одночасно контактувати з великою кількістю контрольних точок та здійснювати комплексну перевірку електронного виробу без його розбирання.

Формування тестових процедур для поелементного діагностування базується на попередньому описі об'єкта дослідження. Вихідними даними для автоматичної генерації тестів є інформація про структуру електронної схеми,

представлена у вигляді принципової електричної документації. Для подальшої комп'ютерної обробки така інформація подається формалізованими засобами та містить відомості про склад елементів радіоелектроніки, а також дані щодо електричних зв'язків між ними. Сукупність цих відомостей утворює структурну модель пристрою, яка використовується програмними засобами для побудови тестових впливів, аналізу результатів вимірювань і локалізації можливих дефектів.

Створення тестових програм для поелементного діагностування цифрових пристроїв являє собою багатоступеневий процес, який починається з перевірки коректності формалізованого опису досліджуваного об'єкта. Після цього виконується аналіз електричних з'єднань з метою виявлення можливих порушень монтажу та контролю цілісності провідників. Наступним етапом є визначення умов вимірювання параметрів окремих компонентів, під час якого здійснюється пошук оптимальних точок підключення вимірювальних засобів для мінімізації впливу суміжних елементів на результати контролю. Далі формуються тестові процедури, необхідні для діагностування технічного стану пристрою, а також визначаються початкові умови їх виконання. Завершується процес встановленням раціональної послідовності перевірки окремих компонентів і функціональних фрагментів цифрової системи.

Автоматизований синтез тестових програм у системах структурного поелементного діагностування здійснюється значно ефективніше, ніж у системах функціонального контролю. Для підготовки процедур перевірки в сучасних засобах поелементного тестування переважно використовуються спеціалізовані автоматичні генератори тестів, здатні формувати необхідні сценарії контролю на основі опису схеми. На відміну від цього, під час функціонального діагностування тестові послідовності часто створюються вручну або за допомогою напівавтоматичних засобів. Такий підхід пояснюється складністю розроблення програмного забезпечення для автоматичного синтезу функціональних тестів та необхідністю детального аналізу схемотехнічної структури досліджуваного пристрою. У результаті витрати часу та трудових

ресурсів на підготовку програм перевірки для систем функціонального діагностування суттєво перевищують аналогічні витрати для систем структурного поелементного контролю.

Ефективність програм функціонального тестування значною мірою залежить від професійної підготовки спеціаліста, який займається їх розробленням. Під час створення таких програм необхідно виконувати глибокий аналіз архітектури пристрою, визначати можливі сценарії його роботи та самостійно формувати діагностичні процедури, здатні виявляти потенційні несправності. У системах структурного поелементного діагностування процес підготовки тестів є більш оперативним, оскільки він базується на використанні типових моделей електронних компонентів та стандартизованих програмних модулів, що значно спрощує автоматизацію перевірок.

Водночас структурне поелементне та функціональне діагностування не можуть розглядатися як взаємозамінні підходи, оскільки кожен із них орієнтований на розв'язання різних завдань контролю. Поелементний метод забезпечує високу точність локалізації несправностей, скорочує час їх пошуку та спрощує підготовку тестових програм. Додатковою перевагою є можливість швидкої адаптації системи до перевірки нових типів електронних виробів, а також відносно невисокі витрати на впровадження та експлуатацію обладнання. Разом із тим цей підхід не дозволяє виявляти помилки, закладені на етапі проєктування цифрового пристрою, а також має обмежені можливості щодо контролю критичних часових параметрів синхронізації цифрових схем.

Функціональне діагностування, навпаки, забезпечує контроль роботи пристрою в реальних або наближених до реальних режимах експлуатації, що дозволяє виявляти як помилки проєктування, так і порушення, пов'язані з часовими характеристиками функціонування цифрових вузлів. Проте реалізація такого підходу потребує використання складніших апаратних засобів, значних обчислювальних ресурсів і спеціалізованого програмного забезпечення. Крім того, створення та супровід тестових програм для функціонального контролю характеризуються високою трудомісткістю, що збільшує загальну вартість

систем діагностування порівняно із засобами структурного поелементного тестування.

Спільне використання систем структурного поелементного діагностування та систем функціонального контролю в межах єдиного виробничого процесу дає змогу істотно підвищити рівень якості радіоелектронної продукції. Поєднання переваг цих підходів забезпечує більш повне охоплення можливих дефектів, скорочує витрати часу на проведення перевірок та сприяє раціональнішому використанню технічних ресурсів підприємства. З огляду на це в багатьох випадках доцільним є впровадження автоматизованих діагностичних комплексів, у яких одночасно реалізуються принципи поелементного та функціонального контролю. Такі комплекси отримали назву систем комбінованого діагностування і поєднують можливості різних методів тестування в межах єдиної програмно-апаратної платформи.

Важливу роль у побудові сучасних систем діагностування відіграє використання мікропроцесорної техніки. Завдяки компактним розмірам, високій продуктивності та порівняно невисокій вартості мікропроцесори широко застосовуються як спеціалізовані периферійні модулі у складі багатопроцесорних діагностичних комплексів. Кожен із таких модулів орієнтований на виконання окремого набору функцій, пов'язаних із вимірюванням параметрів, збором інформації та реалізацією локальних процедур тестування електронних пристроїв.

Координацію роботи всієї системи забезпечує центральна ЕОМ, яка виконує функції керування та обміну даними між окремими компонентами комплексу. Вона здійснює періодичне опитування периферійних модулів, організовує їхню взаємодію та контролює виконання діагностичних операцій. Крім безпосереднього керування процесом тестування, центральна ЕОМ забезпечує накопичення результатів вимірювань, їх статистичну обробку та збереження інформації про перебіг діагностичних процедур. Також вона надає оператору можливість контролювати процес перевірки, аналізувати отримані результати та, за необхідності, вносити корективи в режими функціонування

системи.

Периферійні пристрої в такій архітектурі виконують завдання, пов'язані з локальним збором і попередньою обробкою даних на окремих етапах поелементного діагностування. Вони забезпечують отримання інформації про стан контрольованого об'єкта, здійснюють первинний аналіз виміряних параметрів та формують дані у вигляді, придатному для подальшої обробки центральною ЕОМ. Такий розподіл функцій між центральними та периферійними обчислювальними засобами дозволяє підвищити швидкодію системи, зменшити навантаження на центральний керуючий модуль і забезпечити більш ефективну організацію процесу автоматизованого діагностування складних радіоелектронних пристроїв.

Для забезпечення ефективного функціонування мультимікропроцесорної системи тестування необхідним є попередній аналіз сучасних мікропроцесорних рішень з метою вибору оптимальної архітектури. Обраний мікропроцесор повинен відповідати функціональним і структурним вимогам конкретної системи, у якій він використовується, забезпечуючи необхідний рівень продуктивності та узгодженості з іншими апаратними компонентами.

Сучасні підходи до організації програмного керування дозволяють умовно поділяти мікропроцесори на два основні класи, до яких належать однокристальні рішення з фіксованою системою команд та мікропроцесори з розрядно-модульною структурою. Архітектура однокристальних мікропроцесорів зазвичай включає арифметико-логічний пристрій, пристрій керування, схеми синхронізації та керування станами, внутрішні магістралі передачі даних, а також регістри загального призначення. Подібна організація забезпечує універсальність таких пристроїв і робить їх придатними для широкого спектра задач, що реалізуються програмним способом керування.

Принципи організації обчислювальних процесів в однокристальних мікропроцесорах загалом є подібними, а відмінності між ними визначаються переважно особливостями внутрішньої архітектури та набору команд. На відміну від них, розрядно-модульні мікропроцесори базуються на модульному

принципі побудови, що передбачає структурне розділення процесора на функціональні блоки з магістральними зв’язками між ними. Такий підхід забезпечує вищу гнучкість у проєктуванні та дозволяє адаптувати конфігурацію процесора під конкретні вимоги застосування.

Розрядно-модульна архітектура має низку суттєвих переваг порівняно з однокристальними рішеннями, серед яких підвищена швидкодія, можливість гнучкого вибору структури системи та формування спеціалізованого набору команд. Завдяки цим властивостям досягається високий рівень оптимізації обчислювальних процесів, що дає змогу створювати мікропроцесорні пристрої, максимально адаптовані до конкретних задач і умов їх застосування.

Під час поелементної діагностики на вхід контрольованого логічного елемента необхідно подавати відповідну послідовність тестових наборів. При цьому сигнали з виходів сусідніх мікросхем не повинні суттєво впливати на тестові комбінації. Тривалість тестових сигналів має бути достатньо короткою щоб запобігти тепловим пошкодженням пристроїв.

1.2 Існуючі способи вирішення технічної проблеми, їх аналіз і недоліки

Задача виявлення працездатності приладу вирішується в процесі його контролю якості та діагностування. На практиці широкого розповсюдження набуло поняття внутрішнього контролю, проте його суттєвим недоліком є неповнота, оскільки він виконується з використанням випадкових задач. Альтернативою є тестовий контроль, що здійснюється у спеціально відведені проміжки часу та передбачає розв'язання спеціальних тестових задач - як за допомогою зовнішніх, так і вбудованих засобів. Основним недоліком такого підходу є витрати додаткового часу, однак багаторазове повторення процедури дає змогу накопичувати інформацію про помилки, пов'язані зі збоями, а їх подальший аналіз дозволяє встановити причини виникнення несправностей та місця їх локалізації [21, 22]. Нижче наведено порівняльну таблицю систем загального діагностування (СЗД) із системами покомпонентного діагностування

(СПД) (табл. 1.1).

Таблиця 1.1 – Порівняльна таблиця систем загального діагностування (СЗД) з системами покомпонентного діагностування (СПД)

N	**Характеристика**	**СЗД**	**СПД**
1.	Глибина діагностування	Мінімальна	Максимальна
2.	Вторинні дефекти	Виявляє, не усуває	Не вияляє, не усуває
3.	Складність програм тестування	Мінімальна	Максимальна
4.	Повнота контролю	Максимальна	Не усуває динамічні дефекти
5.	Час тестування	Мінімальна	Максимальна

Розглянемо детальніше метод покомпонентного діагностування, сутність якого полягає в послідовній перевірці кожного компонента цифрового пристрою. Перевірка здійснюється шляхом безпосередньої подачі тестових вхідних сигналів на входи компонента та подальшого аналізу відповідних вихідних сигналів, що зчитуються безпосередньо з його виходів, за умови виключення взаємного електричного впливу компонентів один на одного.

1.3 Вибір та обґрунтування аналогу вирішення технічної проблеми

Аналіз літератури з даної тематики засвідчив відсутність прямих аналогів розробки нового виду діагностування. У попередніх системах застосовувалося виключно поелементне тестування, при цьому важливим аспектом залишається правильний вибір тривалості тестових сигналів, щоб уникнути теплових пошкоджень елементів у процесі тестування.

Серед різноманіття контрольно-вимірювального обладнання особливої уваги заслуговують автоматизовані системи контролю і діагностики з так званими "flying probes" - літаючими пробниками, що на сьогодні є еволюційним етапом розвитку засобів автоматизованого контролю якості зібраних цифрових пристроїв (рис. 1.1). Принципова особливість такого апаратного забезпечення полягає у відсутності необхідності розробляти та виготовляти додаткове

оснащення під кожен тип тестованих виробів, що є обов'язковою умовою для систем електричного контролю адаптерного типу, які адаптують власний формат підключення до об'єкта дослідження. З появою систем з літаючими пробниками виробничі процеси виготовлення цифрових пристроїв отримали раніше недоступну можливість використовувати ефективні засоби швидкого автоматизованого тестування та виявлення дефектних місць.

Система електричного контролю плат здатна перевіряти будь-які схеми, а єдиним завданням при переналаштуванні обладнання для роботи з новим пристроєм є розробка відповідного програмного забезпечення. Недоліком цієї системи є лише тривалість самого процесу, оскільки переміщення тестових входів потребує певного часу навіть за їх невеликої кількості.

Для вирішення завдань електричного контролю плат у масовому виробництві застосовуються системи зі спеціальними адаптерами (рис. 1.2). Адаптер являє собою плату з попередньо встановленими пробниками для кожного з тестованих контактів. Принцип роботи полягає в тому, що під час функціонування установки адаптер притискається до досліджуваного виробу, забезпечуючи контакт усіх пробників з відповідними компонентами плати, після чого виконується паралельне вимірювання та, за потреби, запис необхідних параметрів. Такий процес відбувається значно швидше, однак адаптація системи тестування до нового пристрою потребує розробки та підготовки нового адаптера, що вимагає значних витрат часу, фінансових і технічних ресурсів, а це є неприйнятним в умовах серійного виробництва одразу кількох видів пристроїв.

Значна частина обладнання для діагностики постачається разом із програмним забезпеченням, яке, як правило, розраховане на роботу лише з конкретною моделлю або сімейством апаратного забезпечення. Крім того, таке ПЗ зазвичай має доволі обмежені можливості, тому реалізація додаткового функціоналу для нової конкретної задачі неминуче пов'язана з необхідністю налагодження взаємодії цих систем з іншими видами програмного забезпечення.

Процес збирання та налаштування обладнання системи для її подальшої коректної роботи займає більше часу, ніж безпосередня розробка відповідного

програмного забезпечення. Насамперед необхідно знайти або розробити й встановити драйвери для кожного компонента системи, адаптувати апаратне забезпечення та провести навчання фахівця з тестування для роботи з ним.



Рисунок 1.1 - Система електричного контролю з літаючими пробниками





Рисунок 1.2 - Системи електричного контролю адаптерного типу

Запропонований у дипломній роботі алгоритм синтезу тестів для діагностичних систем запобігає появі вторинних дефектів, коли перевірка одного логічного елемента руйнує інший. Це досягається завдяки скороченню часу

аналізу об’єкта діагностування до 200–300 наносекунд або навіть менше за умови використання потужніших обчислювальних систем, причому одночасно формуються умови для захисту самого логічного елемента.

Оскільки ізольоване застосування лише структурного або виключно покомпонентного методів пошуку дефектів знижує ефективність тестування, їх необхідно поєднувати. Така комбінація дозволяє краще контролювати якість, випускати надійнішу готову техніку, а також простіше та швидше виявляти пошкодження у виробах.

Логічні елементи є базовими компонентами ЕОМ. Нові вузли для збереження двійкової інформації, такі як тригери, створюються на основі вже існуючих логічних елементів, тоді як інші деталі виконують допоміжні чи спеціальні функції. Разом із тригерами логічні елементи становлять до 80 відсотків від загальної кількості компонентів комп'ютера і формують його елементну базу. Саме тому в науці прийнято класифікувати еволюцію ЕОМ за поколіннями, орієнтуючись на етапи розвитку цієї бази.

Теперішній стрімкий прогрес обчислювальної техніки та інформаційних технологій, а також їх впровадження у виробництво, науку й освіту є одним із головних напрямків наукового поступу. Це викликає гостру потребу в масовій підготовці фахівців, які працюватимуть з електронно-обчислювальними машинами, мережами та програмним забезпеченням. Усім цим спеціалістам необхідні глибокі знання принципів побудови та функціонування сучасних інформаційно-технічних систем і мікропроцесорних пристроїв. Сьогодні й надалі, в міру вдосконалення технологій, тестування компонентів цифрових пристроїв залишатиметься критично важливою частиною для створення нових технічних рішень. Аналіз сучасних апаратно-програмних методів тестування цифрових схем дозволяє зробити відповідні підсумкові висновки.

До мінусів апаратних методів тестування цифрових пристроїв належить обов'язкова потреба у декомпозиції об'єкта, через що доводиться додавати допоміжні схеми для забезпечення самого процесу розділення, а це обмежує створення нових структурних рішень під час моделювання та збільшує витрати

при проектуванні схем на обраній елементній базі, змушуючи розробників суворо дотримуватися специфічних правил для покращення тестування.

Крім того, перевірка обладнання відбувається в режимі обмеженої потужності через регулярне перемикання між робочим та тестовим станами схем, що суттєво затягує загальний час діагностики.

Також впровадження запланованої додаткової апаратної надлишковості для спрощення перевірок зрештою знижує підсумкову надійність пристроїв на етапах їх проектування, виробництва та експлуатації.

З огляду на це метою дослідження є оптимізація процесів покомпонентного діагностування за допомогою декомпозиційного підходу до представлення структур, що дозволяє підвищити загальну ефективність апаратно-програмних засобів.

РОЗДІЛ 2. РОЗРОБКА ПРОГРАМНОГО МОДУЛЯ ТЕСТУВАННЯ СХЕМ ЦИФРОВИХ ПРИСТРОЇВ

2.1 Аналіз моделей дефектів цифрових пристроїв

Поряд із методами тестового діагностичного аналізу різних видів цифрових пристроїв, які подають тестові сигнали виключно через крайові розйоми або спеціальні внутрішні контрольні точки, існують способи безпосереднього внутрішньосхемного пошуку пошкоджень. Доцільність використання таких підходів зумовлена прагненням суттєво мінімізувати недоліки традиційних процедур тестування, для яких характерні великі обсяги машинної пам'яті під програми локалізації несправностей, мала глибина діагностування, а також ризик пошкодження схем під час подачі сигналів, наприклад, через короткі замикання чи обриви друкованих провідників у момент увімкнення живлення, що є особливо критичним для серійного виробництва.

Зважаючи на конкретні типи дефектів, у діагностичних системах застосовуються різні процедури пошуку несправностей в об'єктах діагностування, під якими розуміють цифрові пристрої, технологічно виконані у вигляді одностороннього монтажу мікросхем усіх ступенів інтеграції та з'єднувальних магістралей їхніх виводів. Наведений у роботі типовий розподіл виробничих дефектів, що виникають під час виготовлення й налаштування пристроїв, допомагає обрати оптимальні засоби та стратегії діагностування, підвищуючи ефективність методів покомпонентного пошуку несправностей на виробництві.

Конструктивною особливістю впровадження таких методів є можливість прямого доступу до внутрішніх вузлів об'єкта, тобто контрольних точок, за допомогою спеціально розробленого пристрою комутації входів і виходів, виконаного у вигляді матриці підпружинених контактних штирів, які приєднуються до досліджуваного об'єкта за допомогою різних фізичних принципів.

Головною перевагою використання цих тестувальних входів є висока

глибина діагностування та порівняно низька трудомісткість попередньої розробки програм для локалізації можливих дефектів. Разом з тим процедури контролю компонентів у системах покомпонентного тестування мають безпечний характер, оскільки електричний захист пов'язаних між собою елементів пристрою забезпечується формуванням спеціальної множини потенціалів. Такий діагностичний підхід має свої специфічні особливості під час безпосереднього подання тестових сигналів у внутрішні вузли досліджуваних пристроїв.

Таблиця 2.1 - Основні типи дефектів виробництва цифрових пристроїв

Типи дефектів	Відсоткове співвідношення
Коротке замикання провідників	33%
Обрив провідників	28%
Неправильна орієнтація відносно шин живлення	15%
Пропущені елементи	9%
Елементи становлені не у відповідності до принципової схеми пристрою	8%
Дефекти вихідного контролю	5%
Інші нелогічні дефекти	2%

До недоліків покомпонентного методу діагностування належить нездатність систем виявляти несправності динамічного характеру, які проявляються лише під час певного критичного навантаження. Однією з причин такого ефекту є наявність у складі засобів діагностування комутуючого пристрою релейного типу зі змінними характеристиками. Зазвичай об'єкти дослідження є складними за своєю структурою гібридними схемами, котрі вимагають високої точності вимірювання рівня вихідних сигналів, що призводить до зниження частоти обміну тестовою інформацією між цифровим пристроєм та системою діагностування переважно до рівня одного мегагерца.

Слід зазначити, що метод покомпонентного діагностування має свої особливості під час реалізації програм тестування цифрових об'єктів. До систем

першого класу відносяться засоби, які не створюють попередніх умов для електричного захисту елементів, пов'язаних із тими, куди безпосередньо подаються тестові сигнали. Системи цього класу мають відносну простоту програмного забезпечення та швидку реалізацію процедур діагностування порівняно із системами загального діагностування. Однак такий метод не дозволяє застосовувати декомпозиційні підходи для тестування, а також є дуже критичним до тривалості тестових сигналів у точках вузлів об'єкта. До подібного типу систем тестування можна віднести KRITERION 650 або СТ-1013, причому найвідоміші засоби внутрішньосхемної локалізації несправностей наведені у табл. 2.2. Для таких систем характерне зниження глибини діагностування, яка зменшується пропорційно до підвищення ступеня структурної інтеграції елементів об'єктів досліджень, що суттєво обмежує множину та типи цифрових пристроїв, які можуть використовуватися як потенційні об'єкти для перевірки.

Таблиця 2.2 - Сучасні системи контролю якості цифрових пристроїв

Системи діагностування	Держава, фірма-засновник	Число контрольних точок
4400Z	США, «Faction Inc»	1024
KRYTERION 650	США, «Evcrett / Charlcs»	16384
LBA-11	США, «TEST SYSTEM	2048
Z-1SOO	США, «ZEHNTEL Inc»	2048

Певним удосконаленням розглянутого підходу є застосування функцій самонавчання, які дозволяють істотно зменшити загальний час підготовки програм контролю якості. В умовах серійного виробництва цифрових об'єктів подібні інтелектуальні системи завдяки реалізації спеціальних програм самостійно отримують інформацію про топологію та схемотехніку об'єктів діагностування, що необхідно для повної автоматизації процесів синтезу програм тестування, а також для швидкого аналізу результатів перевірок.

До розроблюваних систем, що мають конструктивний доступ до внутрішніх вузлів об'єкта у вигляді спеціалізованих контактних пристосувань,

як-от зонди, які перевстановлюються вручну оператором апаратних засобів тестування, можна віднести системи комбінованого діагностування, наприклад, ТЕКОД і ТЕКОД-М. Ці системи є мультипроцесорними і призначені для контролю та діагностування цифрових мікропроцесорних пристроїв, змонтованих на друкованій платі, а також цифрових компонентів підвищеного ступеня інтеграції. Вони успішно застосовуються не тільки на етапах контролю об'єктів дослідження у процесі їх виготовлення, але й у дослідницьких цілях.

При цьому система ТЕКОД-М є подальшим розвитком базової моделі ТЕКОД. У ній кожний канал зв'язку з об'єктом дослідження є повністю автономним і може активуватися незалежно від завантаження інших каналів, що дає суттєві переваги у вигляді динамічного змінювання напрямків передачі інформації безпосередньо в процесі діагностування об'єкта.

Постійний пошук оптимальних стратегій діагностування також призвів до розробки систем комбінованого тестування, типовими представниками яких є система TERADYNE L200 та її сучасна модифікація L280VX. Однак слід зазначити, що такий метод внутрішньосхемного тестування цифрових схем має свої специфічні особливості. Наприклад, часова подача тестових імпульсів у контрольні точки, що зв'язують між собою компоненти внутрішньої структури об'єкта дослідження, чітко визначається обмеженнями фізичних електричних процесів, які протікають у електронних елементах пристроїв. Недотримання суворих заходів з електричного захисту елементів значно підвищує ймовірність внесення в об'єкт вторинних дефектів, а також призводить до раптової втрати працездатності пристрою і можливого погіршення фізичних характеристик його елементів, що зрештою викликає подальше зниження його загальної надійності при подальшій експлуатації за безпосереднім призначенням.

Особливістю примусової подачі тестових сигналів у внутрішні контрольні точки об'єкта є те, що цей процес може призводити до виходу електричних параметрів мікросхем в область значень, які лежать поза межами їхньої нормальної розрахункової експлуатації. Відомо, що багато характеристик інтегральних мікросхем, наприклад, концентрація носіїв заряду чи їхній час

життя, значною мірою залежать від температури, яка змінюється під час генерації тестових сигналів. Також електричні параметри елементів досліджуваного об'єкта змінюються в умовах цифрових процесів, що в них протікають, зокрема це стосується падіння напруги p-n-переходів, значення зворотного струму колекторів, напруги пробою транзисторів та інших показників. Тривалий період стресового навантаження напівпровідникових структур мікросхем може призвести до втрати їхньої термічної стійкості, коли внаслідок перерозподілу струму по активній області кристала мікропроцесора струм починає стікатися в шнур, тобто проходити через один, часто найслабший, елемент, що викликає лавинне наростання температури в цій зоні й може пошкодити сам кристал.

Значення температури p-n-переходу, який є областю контакту напівпровідників різного типу всередині монокристала з переходом від одного типу провідності до іншого, в інтегральних мікросхемах ніколи не повинно перевищувати максимального рівня, встановленого підприємством-виробником. Зазвичай максимальна температура навколишнього середовища встановлюється на рівні 75 градусів Цельсія. При цьому, якщо максимальна технічно допустима температура p-n-переходу дорівнює 125 градусів Цельсія і необхідно забезпечити максимальну ефективність роботи, то перевищення температури елемента над температурою навколишнього середовища у місці з'єднання не повинно складати більше 50 градусів Цельсія. Таким чином, у процесі внутрішньосхемного тестового діагностування перевищення допустимої нормальної температури p-n-переходу має становити не більше 50 градусів Цельсія. При повторному примусовому процесі зміни вихідних сигналів досліджуваного об'єкта нагрів корпусу стає дуже істотним. Сучасні експериментальні технічні дослідження показали, що при виконанні до 100 повторюваних циклів створення імпульсів нагрів корпусу мікросхеми викликає підвищення температури приблизно на 15 градусів Цельсія, при цьому підвищення температури безпосередньо p-n-переходу складатиме 35 градусів Цельсія.

Іншою важливою вимогою у процесі тестування та діагностування є обмеження на небажане підвищення температури з’єднувальних провідників, які зв'язують вузли схеми цифрового пристрою, куди подаються тестові сигнали, з корпусами інтегральних мікросхем. Це обмеження полягає в тому, що абсолютна температура з’єднувальних провідників не повинна перевищувати 40 відсотків від найменшої температури з усіх температур плавлення матеріалів, з яких виготовлені ці провідники. Обмеження на перевищення температури рівня 200 градусів Цельсія забезпечує мінімальну температурну вигинну деформацію сполучних провідників, при якій вони не розплавляються в процесі нагрівання їх тестовими імпульсами.

Контроль параметрів внутрішньосхемних теплових процесів може бути здійснений шляхом їх машинного моделювання. При цьому, як правило, розглядаються та розраховуються екстремальні значення статичних параметрів елементів об'єкта дослідження, які є доступними для засобів достовірного виміру і корекції безпосередньо засобами діагностування.

2.2 Визначення початкових умов тестування структур схем цифрових пристроїв

Для більшості процедур покомпонентного діагностування цифрових пристроїв процес перевірок супроводжується багаторазовими змінами рівнів логічного сигналу у різних внутрішніх контрольних точках об'єкта дослідження. Фізично створення тестових сигналів у таких точках, що зв'язують між собою елементи пристрою, призводить до тимчасової зміни електричних режимів їхнього функціонування, які нерідко можуть знаходитися поза діапазоном, передбаченим технічними умовами їхньої експлуатації. Досліджуваний процес непошкоджуючого тестування багато в чому визначається потужністю поданих тестових сигналів і є дуже критичним до часу безпосереднього впливу. Тривалий розігрів елементів і з’єднувальних провідників у результаті подачі тестових сигналів призводить або до пошкодження компонентів, або до обриву

внутрішніх зв'язків їхньої структури.

У наш час питання наслідків пошкодження вирішуються двома відомими способами, кожен з яких має свої переваги і недоліки. При першому способі, поряд із перевагою у вигляді відносної простоти синтезу програм діагностування в цілому, існує недолік, що потребує обов'язкового забезпечення необхідного рівня електричного захисту елементів, яка досягається за рахунок додаткового апаратного контролю параметрів тестових сигналів за допомогою окремих спеціальних засобів. У таких системах генеруються потужні і короткі імпульси тривалістю, як правило, не більше 0,3 мікросекунди. Подавання таких імпульсів на об'єкт має свої особливості, оскільки тести розбиваються на блоки, виконання яких певним чином упорядковане в часі. Причому реалізація кожного блоку супроводжується вимушеними інтервалами охолодження корпусів елементів, коли після періоду подачі тестового сигналу йде період, у який подальші сигнали тимчасово не подаються. Математичний розрахунок ефективного співвідношення періодів тестування з безпечними інтервалами розігріву та охолодження кожного елемента визначається потужністю тесту, типом контрольованих елементів і температурними умовами навколишнього середовища, а також при цьому обов'язково береться до уваги значення оптимізації загального часу тестування.

Визначення шляхів усунення недоліків розглянутого способу зумовило розробку альтернативного підходу, відповідно до якого вдалося підвищити надійність тестових перевірок схем пристроїв без втрати великих ресурсів для збереження ефективності, а також збільшити необхідний час безпечного наведення тестових сигналів до 1 секунди. Таке рішення пов'язане з ускладненням програм діагностування цифрових пристроїв за рахунок вимушених заходів, прийнятих для електричного захисту елементів, а також з особливостями апаратної реалізації тестових перевірок тільки в статичному режимі з використанням малого рівня потужності елементів.

Алгоритмічно концепція непошкоджуючого тестування заснована на реалізації програмними засобами систем покомпонентного діагностування

початкових умов проведення діагностичних експериментів над компонентами пристроїв. Відповідно до запропонованої методики, у процесі перевірки і-го елемента r-го рангу попередньо встановлюється вектор сигналів логічної одиниці чи нуля на виходах елементів (r-1)-го рангу, що безпосередньо зв'язані з виводами компонента, який перевіряється. Пошук існування необхідних умов захисту елементів нерозривно пов'язаний з питаннями пошуку спеціальних векторів певних визначених установочних наборів, подавання яких через внутрішні контрольні точки забезпечує непошкоджуваність будь-яких тестових перевірок. Алгоритм пошуку векторів установочних наборів є невід'ємною частиною комплексу програмного забезпечення, що моделює процеси діагностування схем цифрових пристроїв, а також лежить в основі генерації різних фрагментних структур об'єктів. Відсутність можливості встановлення необхідних умов електричного захисту елементів приводить до організації їх непрямої перевірки в складі сформованих фрагментів схем.

2.3 Розробка алгоритму тестування схем цифрових пристроїв

У процесі поелементного діагностування об'єкта цифрових схем необхідно на вхід логічного елемента, що тестується, подати відповідну послідовність тестових наборів. При цьому сигнали, які надходять з виходів сусідніх елементів, не повинні впливати на тестові сигнали, а тривалість цих тестових сигналів має бути досить малою, щоб не призвести до теплових ушкоджень пристрою. Якщо входи A1, ..., An певного об'єкта дослідження зв'язані з виходами попередніх елементів M, ..., M+(n-1), то кожний із цих виходів може знаходитися або в стані логічного нуля, або логічної одиниці.

Процес перевірки вентиля D1 здійснюється подачею на його входи тестових наборів від генератора тестів через певне число n контрольних штирів контактного комутуючого засобу. До виходів вентиля D1 підключається ще один контрольний штир, який забезпечує знімання сигналу на виході для наступного його порівняння з еталонною реакцією.

Процес такої перевірки логічних елементів з числом n (n>m) необхідно

проводити в кілька етапів до повної реалізації тесту на кожному етапі перевірки. Для створення умов незалежної перевірки логічного елемента в складі схеми цифрового пристрою на його кількість (n-m) входів, не зв'язаних з генератором тестів, повинний бути встановлений відповідний початковий набір логічних константних значень. Подібний початковий набір досягається подачею настановного набору логічних констант на зовнішні вхідні роз’єми чи контрольні точки цифрового пристрою. Таким чином у складі пристрою може бути здійснена тестова перевірка будь-якого логічного елемента, що реалізує, наприклад, функції збереження, логічної обробки і перетворення інформації.

У процесі контролю якості схеми цифрового пристрою та діагностування дефектів відбувається підключення до генератора тестів її m входів, що можуть знаходитися в довільному логічному стані. Процедура перевірки значно спрощується, якщо генератор тестів дозволяє подавати тестові сигнали на входи пристрою, які пов’язані з відповідними елементами, що знаходяться в довільних логічних станах.

Отже, найбільш правильною є перевірка певних структурних компонентів або вузлів у складі цифрового пристрою, що допускає подачу тестових сигналів на входи вентилів, які знаходяться в довільних логічних станах. При такій конкретній реалізації схеми діагностування значно спрощується одержання установчих і тестових наборів, однак використання цього методу не завжди можливе через кілька важливих причин.

Насамперед режим наведення логічної одиниці на вхід вентиля, що перебуває в стані логічного нуля, взагалі не передбачений технічними умовами схем транзисторної логіки. Крім того, значно ускладнюється конструювання контактних комутуючих пристроїв, оскільки подача імпульсів тривалістю від 200 до 300 наносекунд вимагає наявності коротких зв'язків між тестованою схемою пристрою та генератором тактових сигналів.

Потужність, отримана в результаті наведення сигналів, розсіюється у вигляді тепла. При аналізі ефективності та безпечності нормальної роботи електронних компонентів можна бути упевненим у надійності схеми, якщо

температура переходу у певному елементі залишається нижче 125 градусів Цельсія.

Загалом перевагами покомпонентного діагностування є непошкоджуючий характер тестування, доволі висока швидкість знаходження несправностей і значна глибина пошуку дефектів. Водночас недоліками такого методу є неможливість перевірки цифрового пристрою в динамічному режимі, а також висока складність підключення систем покомпонентного тестування до вибраного об'єкта діагностування. Покомпонентне діагностування виявляється найбільш ефективним для друкованих вузлів, побудованих на базі електронних елементів малого і середнього ступеня інтеграції, моделі яких представляються на вентильному рівні.

Декомпозиційний підхід до вирішення задач діагностування цифрових пристроїв покликаний знизити трудомісткість підготовки програм тестового виявлення і пошуку місця дефектів, одночасно скорочуючи обсяг необхідної машинної пам'яті та час обробки відповідних моделей об'єктів досліджень. Ефективність застосування декомпозиційного підходу до тестування є тим вищою, чим більше реалізовано можливостей доступу у внутрішні контрольні точки обраних пристроїв. При цьому нерідко для виконання цілей тестування потрібне внесення до структури об'єкта дослідження додаткового апаратного забезпечення. Це сильно позначилося на пошуку альтернативних методів проведення діагностичних процедур, серед яких деякі припускають попереднє послідовне розбиття структури об'єкта дослідження на фрагменти схем пристрою, що тестуються.

З цією метою були розроблені та удосконалюються системи внутрішньосхемного пофрагментного діагностування схем цифрових пристроїв, які певною мірою усувають недоліки існуючих систем загального тестового контролю якості, для яких подача тестових сигналів і зняття відповідних реакцій здійснюється тільки з боку крайових роз’ємів об'єкта дослідження. Безсумнівною перевагою систем такого типу є характер подачі неушкоджуючих тестових сигналів у внутрішні вузли схеми, що зв'язують між собою компоненти

цифрового пристрою.

При цьому умова тимчасового електричного захисту елементів полягає у тому, що на входах будь-якого компонента засобами самої системи діагностування установлюються різні рівні логічних сигналів. Попереднє формування на цьому принципі різних компонентних структур цифрових пристроїв багато в чому визначає трудомісткість і ефективність підготовки програм їх подальшого тестування, наприклад, в умовах серійного виробництва.

Конструктивний доступ у внутрішні контрольні точки об'єктів дослідження дає можливість для засобів тестового покомпонентного діагностування моделювати і реалізовувати різні стратегії декомпозиції структури схем пристроїв з метою оптимальної ефективної організації процесів пошуку можливих дефектів. Результатом аналізу різних варіантів розбивки структури схем є формування безлічі фрагментів схем, взаємне розташування яких покриває вихідна множина елементів об'єкта дослідження і відповідає визначеним умовам проведення діагностичних експериментів, наприклад, мінімальному числу компонентів або заданій глибині діагностування пристроїв.

Процедура, що реалізовує подачу тестових сигналів у внутрішні контрольні точки об’єкта дослідження, повинна забезпечувати стабільність самого процесу діагностування компонентів цифрового пристрою. Такий підхід ґрунтується на виконанні відповідних вимог до параметрів тестових сигналів, при яких враховується будь-яка фізична топологія включення елементів об'єкта дослідження, що може складатись із різноманітних сформованих структур фрагментів схем, як-от паралельні, послідовні чи замкнуті структури.

Проведемо аналіз особливостей процесів взаємодії засобів діагностування з внутрішньою структурою об'єкта дослідження, що являє собою схему складного інвертора, на прикладі TTL-схем як найбільш ненадійних із розповсюджених технологій виготовлення електронних елементів з точки зору виникнення критичних ситуацій електричної взаємодії розглянутого елемента із системою покомпонентного діагностування, як показано на відповідних рисунках. При цьому можливі чотири різні режими подачі тестових сигналів у

внутрішні вузли об'єкта дослідження.

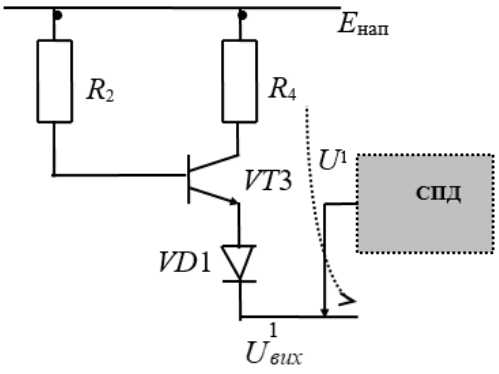


Рисунок 2.1 – Режим подачі пари логічних 1

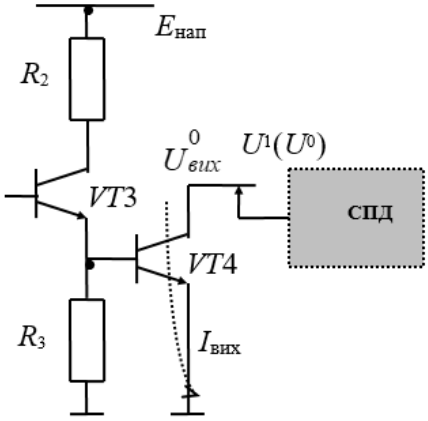


Рисунок 2.2 – Режим подачі логічних (0/0) та (1/0)

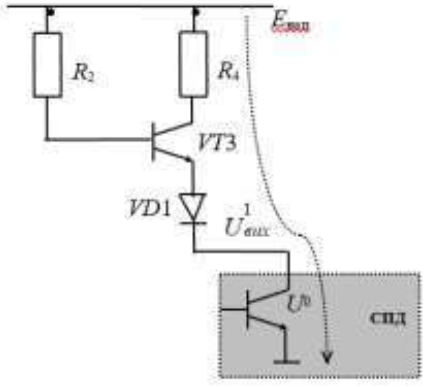


Рисунок 2.3 - Режим подачі логічних (0/1)

У режимі один подається тестовий сигнал логічної одиниці за умови, що в контрольній точці установлений рівень напруги, який відповідає логічній одиниці. Тоді схема електричної взаємодії вихідного сигналу TTL-схеми з апаратними засобами пристрою подачі сигналу прийме стандартний вигляд, описаний у роботі. При цьому нормальний вихідний струм складає в даному випадку 16 міліампер і не може ставати умовою для виходу параметрів досліджуваної схеми за межі, установлені стандартами та технічними умовами її експлуатації.

Режим два передбачає, що подається тестовий сигнал логічного нуля за умови, що в контрольній точці установлений рівень напруги, який відповідає

рівню логічного нуля. Аналогічно попередньому випадку, вихідний струм не є критичним для виходу параметрів досліджуваної схеми за нормативні значення, що відповідають технічним умовам.

При роботі у режимі три в якості тестового сигналу подається логічний нуль за умови, що в контрольній точці є рівень напруги, який відповідає логічній одиниці. Розглянутий випадок примусової подачі сигналу рівнозначний короткому замиканню виходу схеми елемента з загальною точкою, при якому струм виходить з досліджуваного пристрою і надходить у схему подачі сигналів засобів діагностування. Схема взаємодії вихідного сигналу TTL-схеми зі складним інвертором і системи покомпонентного діагностування також детально приведена на відповідних графічних матеріалах. У цьому режимі через відкритий транзистор VT3 і діод VD1 вихідного каскаду TTL-схеми протікає значний наскрізний струм, значення якого визначається математичним виразом, де наскрізний струм дорівнює різниці між напругою живлення та граничною напругою спрацьовування, поділеній на опір в колі колектора. Напруга живлення зазвичай становить 5 Вольт, гранична напруга спрацьовування дорівнює 0,7 Вольта, а опір в колі колектора обирається виходячи із заданого гранично припустимого струму транзистора VT3 і діода VD1 вихідного каскаду складного інвертора TTL-схеми, що як правило складає від 50 до 500 Ом.

Отже, струм у вихідному каскаді досліджуваної схеми складе 86 міліампер. Оцінимо можливу зміну температури p-n-переходу транзистора VT3 при протіканні через нього наскрізного струму, для чого знайдемо ліміт зміни температури при заданій тривалості імпульсу tu. Таким чином, примусова подача сигналу логічного нуля у вузлову контрольну точку в умовах розглянутого режиму не призведе до виходу параметрів досліджуваної схеми за межі передбачених технічних умов її експлуатації.

У режимі чотири подається тестовий сигнал логічної одиниці за умови, що в контрольній точці установлений рівень напруги, який відповідає логічному нулю. У цьому випадку схема взаємодії вихідного каскаду TTL-схеми інвертора і засобів діагностування прийме вигляд, приведений на відповідному рисунку.

Цей режим є найбільш критичним до зміни фізичних параметрів у процесі подачі тестових сигналів засобами покомпонентного діагностування. Теоретично значення струму в даному випадку складе 272 міліампери. Тоді з відповідного математичного виразу випливає, що критична зміна температури p-n-переходу транзистора VT4 до розігріву в 50 градусів Цельсія відбудеться через 10 мілісекунд, що суттєво обмежує час примусової подачі розглянутого рівня напруги тестового сигналу в процесі діагностування.

Час проведення діагностування можна збільшити за умови існування критичних ситуацій у внутрішніх вузлах цифрових пристроїв завдяки тимчасовій адаптації тестових матриць компонентів. Опираючись на формальні властивості множини сигналів програм тестування, можна зменшити число несприятливих режимів наведення типу один на нуль, упорядковуючи реалізацію послідовностей тестових сигналів, що безперечно позначиться на підвищенні ефективності та глибині діагностування схеми цифрового пристрою. З цією метою вводяться певні визначення і характеристики тестових матриць компонентів.

Ефективність декомпозиції об'єктів дослідження з метою реалізації різних стратегій їхнього покомпонентного діагностування передбачає формальну процедуру оцінки складності та придатності для тестування синтезованих фрагментів схем. Так, при виконанні паралельного тестування, яке зазвичай застосовується для комбінаційних схем, дуже актуальним є спрощення цієї процедури, що позитивно впливає на якість усього процесу діагностування схеми цифрових пристроїв.

Відомо, що при такому підході складність будь-якого синтезованого компонента визначається не тільки максимальною потужністю тесту одного з його елементів, але й неузгодженістю певних визначених характеристик заданих тестових матриць зв'язаних елементів цифрового пристрою. При цьому варто також враховувати можливі взаємні розбіжності тестових векторів, що подаються на контрольні точки об’єкту дослідження. Наприклад, для елементів D1 і D3 програма тестування складається з чотирьох векторів-рядків, а для

фрагмента схеми, що складається з D2 і D4, тільки з трьох, причому повний діагностичний тест T приведений у табл. 2.8.

При синтезі програми тестування усього фрагмента, зображеного на рис. 2.4, необхідна також попередня корекція вихідного тесту елемента D4, оскільки вектор нуль один нуль на його входах x2, x3, е установити неможливо, і в цьому випадку потужність тесту t4 дорівнює трьом. Для визначення формальних умов аналізу подібних ситуацій представимо модель об'єкта у вигляді орієнтованого графа. Порівняльний аналіз тестів зв'язаних між собою елементів об'єкта дослідження зручно виконувати на основі компактного представлення їхніх тестових матриць. Кодові характеристики, що відповідають цим матрицям, повинні мати свої характерні риси і відрізнятися один від одного.

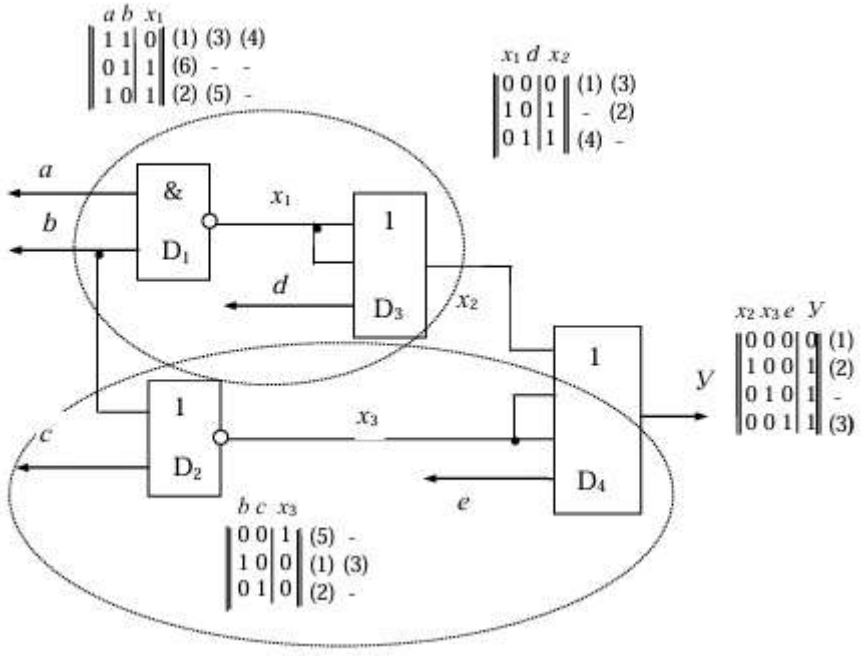


Рисунок 2.4. Фрагмент цифрової системи

Розглянемо подібне представлення функціональних властивостей тестових матриць для елементів з мінімальним показником r.

Таблиця 2.3 - Стан внутрішніх контрольних точок об’єкту дослідження

Входи фрагмента схеми					Внутрішні контрольні точки			
a	b	c	d	e	x_1	x_2	x_3	y
1	1	0	0	0	0	0	0	0
1	0	1	0	0	1	1	0	1
1	1	0	0	1	0	0	0	1
1	1	x	1	x	0	1	x	x
x	0	0	x	x	x	x	1	x
0	1	x	x	x	1	x	x	x

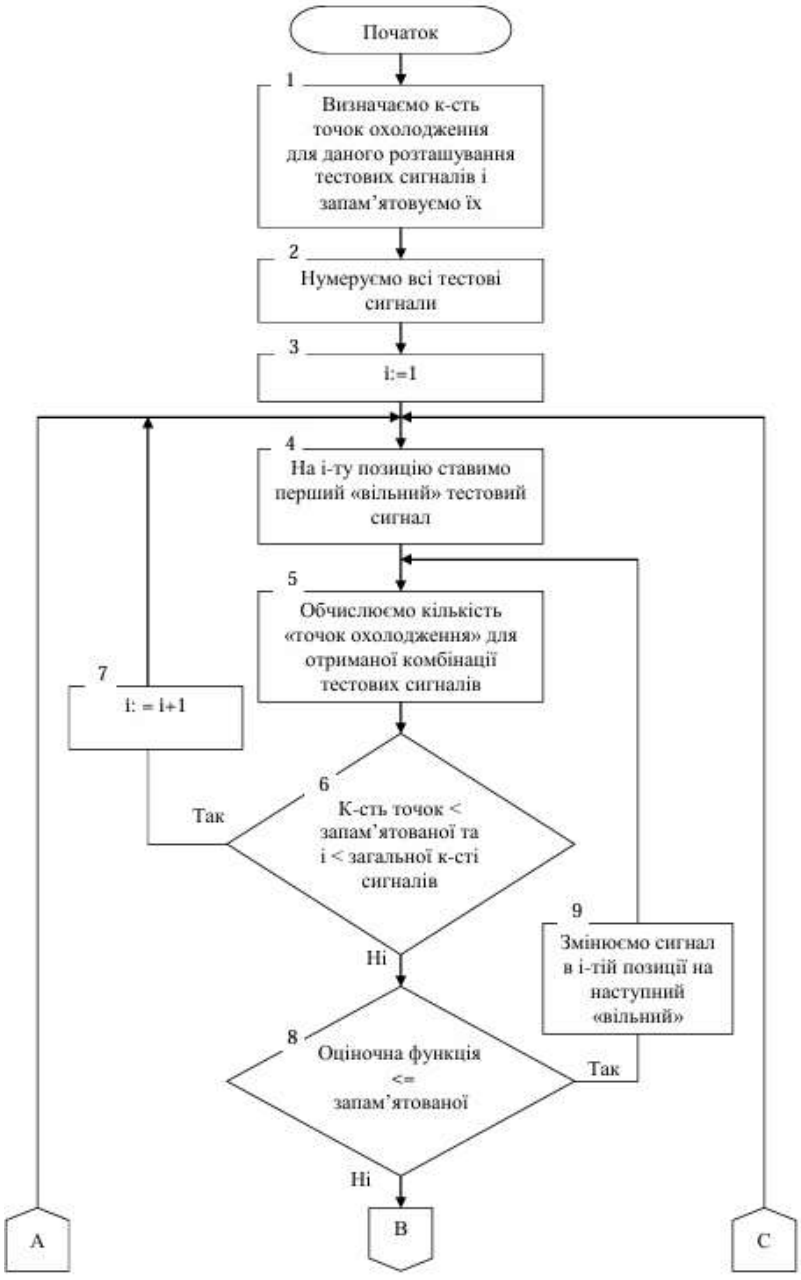
Результати узагальнюються на комбінаційній схемі з довільним числом виводів корпусів елементів. Потрібно зазначити також те, що при оцінці складності компонентів дуже важливу роль грає поняття так званого базового елемента, а також взаємозв'язок активізуючих сигналів зв'язаних між собою елементів цифрового пристрою, що дозволяють на основі машинного моделювання уточнити для системи покомпонентного діагностування результуючий тест пошуку дефектів всередині кожного фрагмента схеми. Складність такого тесту багато в чому визначається як структурою самого компонента, так і особливостями функціональних характеристик його складових елементів.

Нерідко наявність вузлових контрольних точок приводить до необхідності корекції не тільки характеристики довжини тесту будь-якого компонента, але і характеристик вихідних тестів окремих елементів його структури.

Характерною рисою систем загального тестового діагностування є те, що процес синтезу тестів вимагає наявності необхідної інформації про певні функції, що реалізують ті чи інші фрагменти цифрового пристрою. Ця обставина впливає на критерії пофрагментної декомпозиції об'єктів, оскільки виділяються підсхеми, що як правило мають функціональну завершеність, і найчастіше їм відповідають стандартні схемні рішення. Декомпозиційний підхід значно спрощує синтез програм тестування і припускає наявність знань тільки щодо вихідних тестів кожного логічного елемента об'єкта дослідження. Однак при цьому існують деякі особливості такого підходу. Таким чином, методика покомпонентного діагностування передбачає попередній аналіз структури

об'єкта з метою подальшої корекції тестових матриць елементів.

Для виявлення неіснуючих рядків тестових матриць існують деякі функціональні залежності окремих зв'язаних елементів об'єкта дослідження. Особливість таких підструктур, як правило, полягає в тому, що вони являють собою вузлові контрольні точки і елементи, що утворять контури в моделі об'єкта. На основі описаного вище алгоритм функціонування програмного модуля для тестування схем цифрових пристроїв з урахуванням безпечності тестування представлений на рис. 2.5.



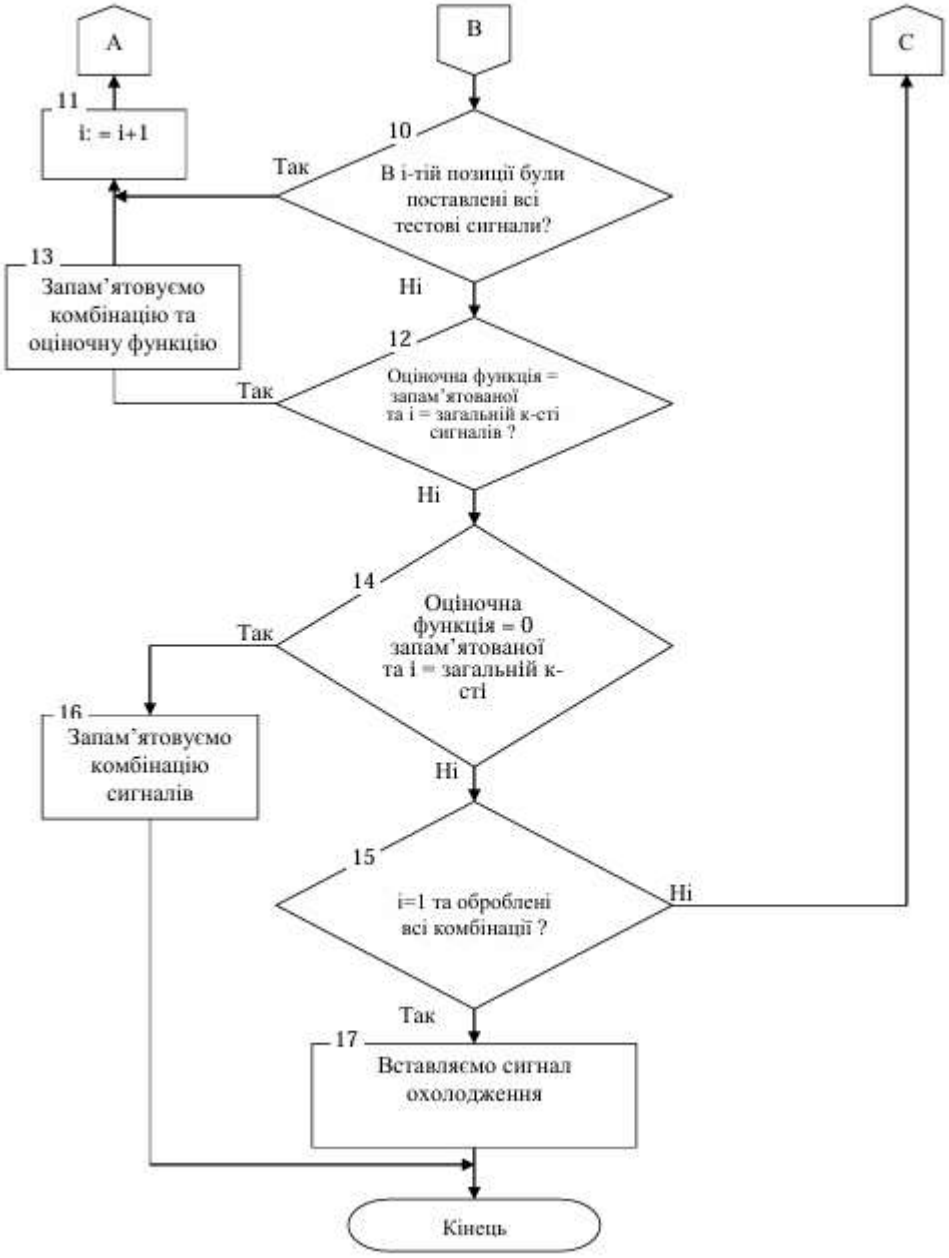


Рисунок 2.5 – Алгоритм роботи програмного модуля для тестування схем цифрових пристроїв

Використання наведеного алгоритму дозволяє створити необхідне програмне забезпечення для тестування схем цифрових пристроїв з урахуванням безпечного підходу до процедури діагностування. При такому аналізі тестові сигнали подаються спеціальним чином, щоб повністю запобігти перегріву електронних компонентів схеми, а також їхньому подальшому пошкодженню чи раптовому виходу з ладу.

Цей метод діагностування є надзвичайно актуальним у наш час, оскільки

мінімізує ризик витрати додаткових ресурсів під час збору та налаштування цифрових пристроїв, які зазвичай пов’язані з необхідністю термінової заміни електронних елементів, що зламалися безпосередньо в ході проведення процедури тестування. Завдяки цим перевагам запропонований алгоритм може успішно використовуватися для створення якісного програмного забезпечення, орієнтованого на сучасні апаратні засоби тестування та діагностування цифрових пристроїв.

РОЗДІЛ 3. ПРОГРАМНА РЕАЛІЗАЦІЯ МОДУЛЯ ДЛЯ ТЕСТУВАННЯ СХЕМ ЦИФРОВИХ ПРИСТРОЇВ

3.1 Обґрунтування вибору середовища програмування

Мова програмування PHP є скриптовою мовою, яка спочатку створювалася для генерації HTML-сторінок на стороні веб-сервера. На сьогодні вона залишається однією з найпопулярніших мов у сфері розробки веб-застосунків поряд із такими технологіями, як JavaScript, Python, Ruby, .NET та Perl. Ця мова розвивається як проєкт із відкритим кодом і підтримується переважною більшістю хостинг-провайдерів у мережі Інтернет.

Процес роботи полягає в тому, що PHP інтерпретується веб-сервером в HTML-код, який потім передається клієнту. На відміну від JavaScript, користувач ніколи не бачить початкового PHP-коду, оскільки браузер отримує виключно готовий результат текстової розмітки. Така особливість забезпечує значну перевагу з точки зору безпеки, хоча й дещо знижує інтерактивність сторінок. Водночас розробники можуть використовувати PHP як інструмент для динамічного генерування JavaScript-скриптів, які згодом виконуються безпосередньо на стороні клієнта.

Головним фактором вибору PHP є її практичність, яка надає розробнику всі необхідні засоби для швидкого та ефективного вирішення поставлених завдань. Практичний характер цієї мови зумовлений її традиційністю, простотою, ефективністю, безпекою та гнучкістю. Додатковою привабливою характеристикою є безкоштовне поширення в межах Open Source проєкту, що відкриває широкі можливості для індивідуального налаштування та модифікації системи.

Завдяки своїй традиційності PHP є простою в освоєнні як для початківців, так і для досвідчених спеціалістів, які раніше працювали з іншими мовами. Оскільки базові конструкції були запозичені з мов C та Perl, синтаксис PHP дуже схожий на код у типових програмах на C або Pascal, що помітно знижує зусилля

під час навчання. Зрештою, PHP пропонує універсальний і зрозумілий синтаксис, який вдало поєднує переваги Perl та C і є спеціально націленим на ефективну роботу в інтернет-середовищі.

Програма або сценарій на мові PHP може складатися як з десяти тисяч рядків, так і з одного єдиного рядка, оскільки все залежить від специфіки конкретного завдання. PHP є простою мовою програмування, адже її код можна вбудовувати безпосередньо в HTML-розмітку сторінок, які потім коректно обробляються веб-сервером. Цю мову можна використовувати для написання CGI-сценаріїв, оскільки вона позбавлена безлічі незручних операторів для виведення тексту. Ми можемо залучати PHP для динамічного формування HTML-документів, повністю позбувшись багаторазового повтору звернень до інших зовнішніх скриптів. Велика кількість вбудованих інструментів та функцій PHP суттєво скорочує процес написання готового програмного рішення порівняно з мовами C або Pascal.

Дуже важлива перевага PHP полягає в ефективній роботі ядра, архітектура якого дозволяє обробляти сценарії з досить високою швидкістю. За статистичними оцінками, більшість PHP-сценаріїв, особливо не дуже великих розмірів, обробляються швидше за аналогічні програми на Perl та значно швидше за аналоги на мові C. Однак недоліком PHP є те, що відкомпільовані виконувані файли на подібних мовах працюватимуть значно швидше, іноді в десятки чи навіть сотні разів. Попри це, продуктивність PHP є цілком достатньою для створення серйозних web-додатків, які не потребують екстремального рівня оптимізації.

Також PHP надає в розпорядження розробників і адміністраторів гнучкі та ефективні засоби безпеки системного та прикладного рівнів, що дозволяють різними методами шифрувати опрацьовувані дані. Оскільки PHP є вбудовуваною мовою, вона відрізняється винятковою гнучкістю щодо потреб розробника. Хоча PHP зазвичай рекомендується застосовувати в поєднанні з HTML, він також ефективно інтегрується в середовища JavaScript, WML, XML та інших мов. Крім того, добре структуровані додатки на PHP легко розширюються і модифікуються

в разі потреби. У цієї мови програмування немає проблем із залежністю від браузерів, оскільки перед відправкою клієнту сценарії повністю виконуються на стороні сервера. По суті, результати роботи PHP-скриптів можуть коректно відображатися на будь-яких пристроях із браузерами, включаючи персональні комп'ютери, мобільні телефони, планшети, ноутбуки та інші види портативної техніки.

3.2 Створення програмного модуля тестування схем цифрових пристроїв

Оскільки синтаксис мови програмування PHP схожий на синтаксис мови C, то набір стандартних функцій і операторів у них також подібний. Але для виконання PHP-сценарію потрібно створити HTML-документ, з яким сам сценарій буде обмінюватись необхідними для свого виконання даними. Структура HTML-документа складається з двох основних частин, якими є заголовок та тіло. В заголовку прописується загальна інформація про файл, посилання на інші ресурси, з якими він взаємодіє, та інші ключові атрибути, що змінюються в залежності від конфігурації та призначення файлу. Тіло документа містить у собі теги, які є атрибутами, що безпосередньо впливають на візуальне наповнення та логічну структуру, які разом називаються контентом і зображені на рис. 3.1.

Для реалізації функціоналу програмного модуля для тестування схем цифрових пристроїв потрібно створити два взаємопов'язаних файли, якими є сам PHP-сценарій, що виконує послідовність операцій, описану в алгоритмі функціонування, а також HTML-документ, що містить елементи для введення вхідних даних та виведення отриманих результатів.



Рисунок 3.1 - Структура HTML-документа

Логіку роботи цього програмного модуля можна представити у такому форматі, де у відповідних полях HTML-документа спочатку вказуються необхідні вхідні дані. Після цього при здійсненні певної запрограмованої дії, яка служить прапором виконання, наприклад, після натискання кнопки, здійснюється безпосередня передача цих даних у PHP-сценарій та запис їх у змінні для подальшої роботи з ними згідно із заданим алгоритмом. На завершальному етапі результати роботи, які послідовно записуються у вихідні змінні, передаються назад до HTML-документа і відображаються у його відповідних полях.

3.3 Тестування створеного програмного модуля

Інтерфейс створеного програмного модуля представлений у вигляді HTML-сторінки. Для демонстрації працездатності розробленого рішення потрібно виконати тест, для чого необхідно запустити головний файл модуля під назвою index.html, після чого відкриється його головна сторінка, детальний вигляд якої приведений на рис. 3.2.

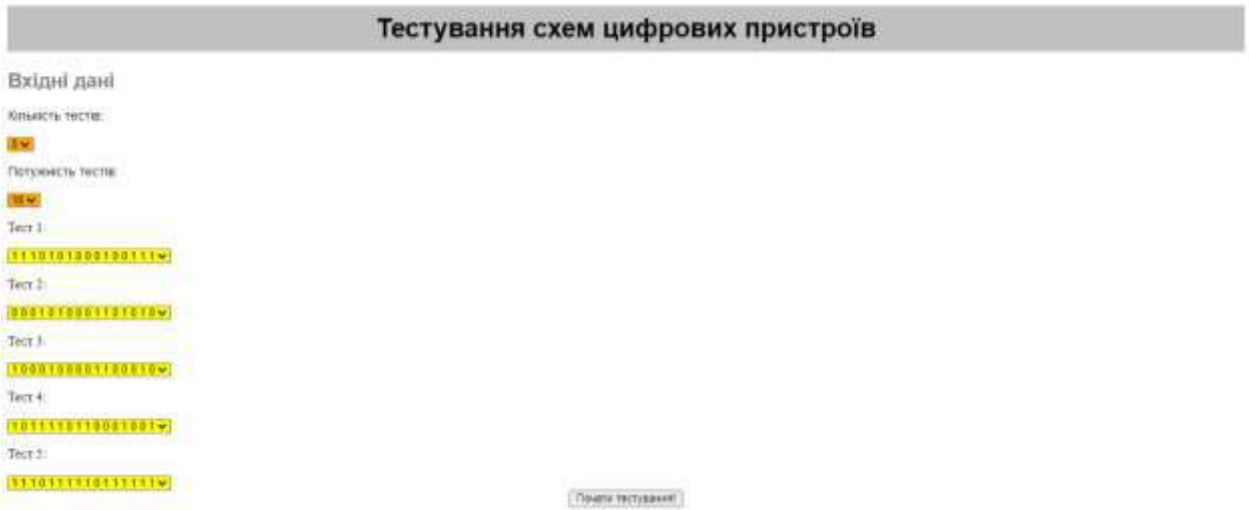


Рисунок 3.2 – Початкова сторінка модулю

Після запуску потрібно обов'язково обрати дві категорії, якими є кількість тестів та потужність тесту, і після отримання всіх необхідних даних почати безпосереднє тестування. Відразу після цього відбувається автоматичний перехід на сторінку з кінцевими даними, яка детально зображена на рис. 3.3, де також з’являється можливість за потреби почати нове тестування.

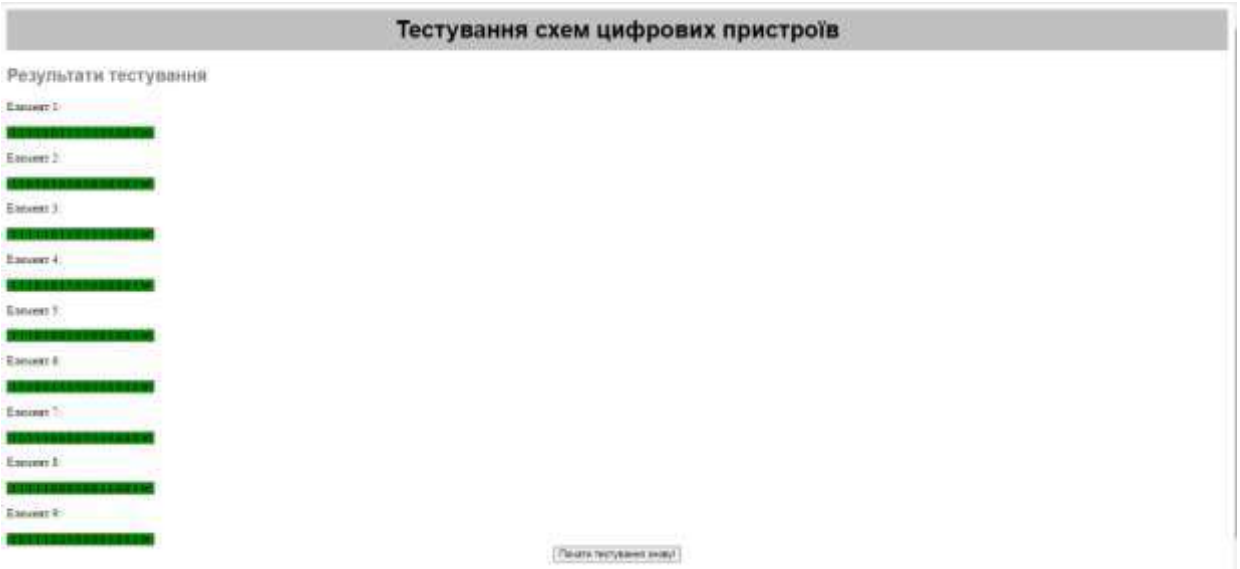


Рисунок 3.3 – Сторінка з кінцевими даними

В результаті виконання всіх описаних дій можна зробити впевнений висновок, що створений програмний модуль для тестування схем цифрових пристроїв є повністю працездатним, тому поставлене завдання щодо його практичної реалізації було успішно виконано в повному обсязі.

ВИСНОВКИ

Отже, під час виконання кваліфікаційної роботи бакалавра було успішно розроблено програмний модуль для тестування схем цифрових пристроїв. У першому розділі було проведено детальний порівняльний аналіз існуючих методів технічного діагностування схем цифрових пристроїв, визначено їхні основні види, виявлено плюси та мінуси кожного з підходів, а також чітко здійснено загальну постановку задачі.

У другому розділі проведено комплексний аналіз моделей дефектів цифрових пристроїв та визначено початкові умови діагностування. На основі цих даних запропоновано ефективний метод декомпозиційного тестування схем цифрових пристроїв, який базується на подачі тестових сигналів особливим чином, що дозволяє надійно запобігти тепловому пошкодженню тестованих об’єктів і надалі суттєво зменшити витрати ресурсів на виготовлення готових цифрових пристроїв в умовах серійного виробництва, а також розроблено безпосередній алгоритм роботи програмного модуля.

У третьому розділі було всебічно обґрунтовано вибір мови програмування PHP та розроблено сам програмний модуль для тестування схем цифрових пристроїв згідно з алгоритмом, представленим у попередній частині дослідження. На завершення проведено серію тестів програмного модуля, які повністю підтвердили його працездатність. Оскільки в ході виконання роботи усі поставлені завдання було вирішено, то головну мету роботи було успішно досягнуто.

СПИСОК ЛІТЕРАТУРИ

1. Методи діагностування друкованих плат [Електронний ресурс]. – 2017. – Режим доступу до ресурсу: http://radio-vtc.inf.ua/Quality/L8.pdf.

2. Городецький А. Тестування ІСТ: векторне чи безвекторне? / А. Городецький // Компоненти і технології. – 2011. – №11. – С.25–28.

3. Методи контролю цифрових пристроїв [Електронний ресурс]. – 2014. – Режим доступу до ресурсу: https://elib.lntu.edu.ua/sites/default/files/elib_upload/%D0%95%D0%9D%D0%9C%D0%9A_%D0%9D%D0%B0%D0%B4%D1%96%D0%B9%D0%BD%D1%96%D1%81%D1%82%D1%8C/page7.html#:~:text=%D0%A1%D1%83%D1%82%D1%8C%20%D1%82%D0%B5%D1%85%D0%BD%D1%96%D1%87%D0%BD%D0%BED 0%B5%D0%BC.

4. Дрозд А.В. Нетрадиційний погляд на робоче діагностування обчислювальних приладів / А.В. Дрозд // Проблеми управління. – 2008. – №2. – С.48–56.

5. Леонов А. Установки автоматичного електричного контролю друкованих плат «літаючими пробниками» компанії Hioki серії 1240. Перевірка якості паяних з'єднань електричним тестуванням/ А. Леонов // Технології в електронній промисловості. – 2007. – №2. – С.28–31.

6. Юхимчук С.В. Декомпозіційні стратегії діагностування цифрових пристроїв / С.В. Юхимчук, С.І. Перевозніков, Т. О. Савчук // Вінниця: УНІВЕРСУМ–Вінниця. – 2001. – 176с.

7. Городов В.А. Електричний контроль друкованих плат і вузлів / В.А. Городов // Електроніка: НТВ. – 2004. – №7. – С.11–14.

8. Нікіфоров Б.О. Методи електричного контролю друкованих плат / Б.О. Нікіфоров // Технології в електронній промисловості. – 2005.– №1. – С.17–22.

9. Шевелєв І.В. Сучасні технології автоматичного електричного контролю друкованих плат компанії Hioki / И.В. Шевелєв // Виробництво електроніки. – 2007. – №3. – С.9–14.

10. Городецький А. Тестування і тестопридатне проектування. / А. Городецький // Компоненти і технології. – 2009. – №2. – С.7–10.

11. Городецький А. Вступ у внутрішньосхемне тестування/ А. Городецький, Л. Курилан // Виробництво електроніки. – 2010. – №2. – С.18–22.

12. Городецький А. Вступ в технологію граничного сканування / А. Городецький, Л. Курілан // Виробництво електроніки. – 2007. – №5. – С.15.

13. Іванов А. Вибір тестової стратегії при виробництві цифрової і апалого- цифрової техніки / А. Іванов // Друкований монтаж. – 2010. – №2. – С.48–53.

14. Дж.Ван Ньюкірк (J.Van Newkirk). Сучасна платформа внутрішньосхемного тестування / J.VanNewkirk // Друкований монтаж. – 2007. – №6. – С.14–16.

15. Локазюк В.М. Інтелектуальне діагностування мікропроцесорних пристроїв та систем: Навч. посібник для вузів / В.М. Локазюк, О.В. Поморова, А.О. Домінов // Хмельницький.– Київ, 2001.– 286с.: іл.

16. Городецький А. Граничне або внутрішньо-схемне тестування? / А. Городецький // Електроніка-Інфо. – Мінськ. – 2009. – №3. – С.12–14.

17. Макаренко В. Методи внутрішньо-схемного тестування у виробництві електронної техніки / В. Макаренко // Електронні компонени і системи. – 2000. – №10. – С.31–34.

18. Городецький А. Стратегії тестування для виробництва майбутнього / А. Городецький // Компоненти і технології. – 2012. – №11. – С.7–10.

19. Казенов Г. Г. Математична модель конструкції складних виробів електронної техніки. / Г.Г. Казенов, В.М. Щемелінін // Електроника. – 2001. – №1–2. – С.112–117.

20. Романкевич А.М. Самодіагностичні багатомодульні системи: Оцінки тестування / В.Е. Білявський, В.Н. Валуйський, А.М. Романкевич, В.А. Романкевич // Автоматика и телемеханіка. – 1999. – № 8. – С.148–153.

21. Хаханов В.І. Технічна діагностика цифрових і мікропроцесорних структур./В.І. Хаханов//Підручник. – ІЗМН.

- 1995. –252с.

22. Перевозніков С. І. Декомпозиційний підхід до діагностування цифрових пристроїв в умовах серійного виробництва/ С.И. Перевозніков, Н.А. Бііиченко, Н.С. Перевознікова // Реєстрація, зберігання і обробка даних. – 2003. – Т.5, №1. – С.47–60.

23. Перевозніков С. І. Аналіз властивостей і характеристики компонентних структур цифрових пристроїв для систем внутрішньосхемного тестового діагностування / С.И. Перевозніков // Електронне моделювання. – 2001. – Т. 23, №3. – С. 70–78.

24. Озеранський В.С. Аналіз методів декомпозиційного представлення цифрових пристроїв для систем внутрішньосхемного діагностування / С.І. Перевозніков, В.С. Озеранський, Н.О. Біліченко // Вісник Технологічного університету Поділля. – 2004. – №2. – Частина 1, Том 1. – С.75–79. ISSN 2307– 5732.

25. Озеранський В.С. Застосування ущільнення тестової інформації для прискореного діагностування цифрових пристроїв / С.І. Перевозніков, В.С. Озеранський // Методи та засоби кодування, захисту й ущільнення інформації: Тез. допов. Першої міжн. наук. – практич. конф. (Вінниця, 15 – 17 травня 2007 р.). – С.116–117.

26. Перевозніков С.І. Формування компонентних структур тестування цифрових пристроїв на основі їх графового представлення / С.І. Перевозніков, В.С. Озеранський, І.Р. Арсенюк // Інформаційні технології та комп’ютерна інженерія. – 2012. – №2(24). – С.56–61. ISSN 1999–9941.

27. Озеранський В.С. Аналіз композиційного підходу формування штучних фрагментів цифрових схем, як об’єктів внутрішньосхемного діагностування / С.І. Перевозніков, Н.О. Біліченко, В.С. Озеранський, М.А. Очкуров // Інформаційні технології та комп’ютерна інженерія. – 2007. – №2(9). – С.8–13. ISSN 1999–9941.

28. Очкуров М. А. Аналіз характеристик формування компонентних структур цифрових пристроїв / М.А. Очкуров, В.С. Озеранський // Вісник Хмельницького національного університету. – 2008. – №4 (Технічні науки). –

С.168–173. ISSN 2307–5732.

29. Мова програмування PHP [Електронний ресурс]. – 2022. – Режим доступу до ресурсу: https://uk.wikipedia.org/wiki/PHP.

30. Структура HTML-документів [Електронний ресурс]. – 2020. – Режим доступу до ресурсу: https://developer.mozilla.org/ru/docs/Learn/HTML/Introduction_to_HTML/Document _and_website_structure.