МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
УМАНСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ САДІВНИЦТВА

Факультет економіки і підприємництва

Кафедра інформаційних технологій

Допущено до захисту

"_____" _____ 2023 р.

Зав. кафедри, к.т.н., доцент

_____ **Ліщук Р.І.**

КВАЛІФІКАЦІЙНА РОБОТА БАКАЛАВРА

Розробка інформаційної підсистеми збору та обробки даних на основі мікроконтролера Atmel

Виконав – студент 4 курсу, групи 41-кн
освітньої програми "Комп’ютерні науки"
спеціальності 122 Комп’ютерні науки
Шмирко Денис Валентинович
Науковий керівник – д.т.н., професор
Кучерук Володимир Юрійович

Умань – 2023

Перелік умовних позначень, скорочень і термінів

VHDL	**V**HSIC (Very high speed integrated circuits) **H**ardware **D**escription **L**anguage
CISC	Complex Instruction Set Computer
RISC	Reduced Instruction Set Computer
АЦП	Аналого-цифровий перетворювач
ЦАП	Цифро-аналоговий перетворювач
EEPROM	Electrically Erasable Programmable Read-Only Memory
ALU	Arithmetic Logic Unit
FPSLIC	Field-Programmable System-Level Integrated Circuit
FPGA	Field-Programmable Gate Array

Вступ

Мікроконтролери, які використовуються в різних пристроях, виконують функції інтерпретації даних, які надходять з клавіатури користувача або від датчиків, що визначають параметри навколишнього середовища, забезпечують зв'язок між різними пристроями системи і передають дані другим приладам. Використання мікроконтролерів дозволяє значно знизити кількість і вартість матеріалів і комплектуючих виробів, що забезпечить зниження собівартості кінцевої продукції. Використання мікроконтролерів може значно збільшити привабливість продукції для споживача завдяки реалізації "товариського інтерфейсу" при відносно невеликих додаткових затратах. Забезпечується також можливість розширення області використання продукції, яка випускається, шляхом використання одних і тих же апаратних засобів з різноманітним програмним забезпеченням, спеціалізованим для реалізації різних функцій.

При розробці підсистем збору та обробки даних, систем управління різними процесами і об'єктами використання мікроконтролерів дає проектувальнику значні переваги.

Мікроконтролери відрізняються не тільки архітектурою і характеристиками, але й особливостями функціонування і реалізації. Більшість мікроконтролерів представляють собою процесор, який інтегрований з пам'яттю й пристроями вводу/виводу даних. Деякі мікроконтролери не є реальними приладами, а мають вигляд макромоделей, які описані мовою високого рівня VHDL, які створені для включення в склад спеціалізованих замовлених мікросхем (ASIC — Application Specific Integrated Circuits). Така реалізація дозволяє інженеру-проектувальнику ввести в мікросхему, що розробляється, пам'ять і пристрій вводу/виводу даних, які відповідають вимогам технічного завдання. Практично всі мікроконтролери входять в склад певних родин, члени яких відрізняються складом і характеристиками периферійних пристроїв, реалізованих на кристалі.

Величезна номенклатура мікроконтролерів, які випускаються промисловістю, що відрізняються різними поєднаннями основних параметрів, значно ускладнює процес вибору приладу, що найбільше підходить для даного використання.

Фірма Atmel випускає великий спектр 8-розрядних мікроконтролерів (аналогів 8051) – це сімейство AT89 з вбудованою програмованою флеш-пам’яттю і AT87 (з пам’яттю типу OTP), а також мікроконтролери власної розробки на базі покращеної RISC архітектури – AVR-мікроконтролери сімейства AT90 з вбудованою флеш-пам’яттю. В останні роки фірма Atmel освоїла випуск нових мікроконтролерів – AVR ATtiny 11/12/15/22/28 і Atmega 83/161/163/103.

Актуальність

Розробка підсистем для збору та обробки інформації на мікроконтролерах має декілька актуальних причин:

- Вбудовані підсистеми: Мікроконтролери широко застосовуються в вбудованих системах, таких як промислові автоматизовані системи, медичні пристрої, автомобілі, домашні пристрої та інші. Розробка підсистем для збору та обробки інформації на мікроконтролерах дозволяє створювати компактні та ефективні рішення для цих вбудованих підсистем.
- Низька потужність: Мікроконтролери зазвичай мають обмежені ресурси енергії. Розробка ефективних підсистем для збору та обробки інформації на мікроконтролерах дозволяє забезпечити оптимальне використання енергії і подовжити час роботи пристроїв на батареї.
- Вартісна ефективність: Мікроконтролери зазвичай є більш доступними з точки зору вартості порівняно з повноцінними комп'ютерами або мікропроцесорами. Розробка підсистем для збору та обробки інформації на мікроконтролерах дозволяє створювати економічно вигідні рішення без зайвих витрат на обладнання.

- Розширені можливості: Сучасні мікроконтролери часто мають розширені можливості, такі як аналогові та цифрові входи/виходи, підтримку комунікаційних протоколів (наприклад, UART, I^2C, SPI), обробку сигналів, таймери та інші функції. Розробка підсистем для збору та обробки інформації на мікроконтролерах дозволяє використовувати ці можливості для створення різноманітних додатків і пристроїв.
- Реал-тайм вимоги: Деякі додатки вимагають обробки даних в реальному часі або з низькою затримкою. Мікроконтролери зазвичай мають набагато кращі можливості для реалізації реал-тайм систем порівняно з загальними центральними процесорами. Розробка підсистем для збору та обробки інформації на мікроконтролерах дозволяє задовольнити такі вимоги.

Об’єкт дослідження – процеси, що виникають у вбудованих підсистемах збору та обробки інформації.

Предмет дослідження – методи побудови підсистем збору та обробки інформації.

Мета дослідження

Метою проведених досліджень була розробка алгоритмів роботи підсистем збору та обробки інформації, розробка їх програмного забезпечення та розрахунок похибок вимірювання.

Під час виконання кваліфікаційної роботи бакалавра був проведений аналіз наукової та технічної літератури, технічної документації, міжнародних стандартів у даній предметній галузі, а також проведено розробку математичного та програмного забезпечення підсистеми.

РОЗДІЛ 1. АНАЛІТИЧНИЙ ОГЛЯД ПРЕДМЕТНОЇ ОБЛАСТІ

1.1. Об’єкт та предмет дослідження

Усі 8-розрядні мікроконтролери можна розділити на два класи — мікроконтролери з CISC (Complex Instruction Set Computer) архітектурою процесорного ядра (переважно аналоги 8051 — одного з перших мікроконтролерів, розробленого фірмою Intel) і RISC (Reduced Instruction Set Computer) архітектурою.

З різноманіття існуючих мікроконтролерів особлива увага приділена мікроконтролерам з вбудованою флеш-пам’яттю — найбільш перспективним як по зручності налагодження і скороченню термінів розробки систем, так і в модернізації вже існуючих. Вбудована флеш-пам’ять забезпечує гнучкість і нові можливості програмування/перепрограмування, що недосяжні при використанні однократно програмувальної пам'яті (OTP) і тим більше масочної ROM-пам'яті. Вони забезпечуються дружнім до користувача інтерфейсом, що дозволяє оперативно виконувати модернізацію існуючих систем. Інтерфейс із флеш-пам’яттю, реалізований у більшості мікроконтролерів, що випускаються ведучими фірмами (Motorola, Texas Instruments, Microchip і іншими), дозволяє виконувати програмування і перепрограмування мікроконтролерів безпосередньо у виробі, що значно знижує вартість модернізації і скорочує час простою устаткування, оскільки звичайно для перепрограмування мікроконтролерів виріб необхідний було демонтувати і повертати на завод-виготовлювач [1-4].

1.2. Мікроконтролери фірми ANALOG DEVICES

Не приділяючи тривалий час належної уваги ринку мікроконтролерів, фірма Analog Devices у 1999 р. освоїла серійний випуск свого першого 8-розрядного програмно сумісного з 8051 мікроконтролера ADu812 і, мабуть, щоб якось виділити свої мікроконтролери з величезної кількості, що випускаються у всьому світі, фірма Analog Devices назвала їх мікроконвертерами. Як пояснюють

фахівці фірми Analog Devices, основною відмінністю мікроконвертерів від мікроконтролерів є те, що параметри вбудованого АЦП під час роботи процесорного ядра не погіршуються. У каталог фірми Analog Devices [5] мікроконвертери введені як інтелектуальні АЦП для підсистем збору даних. В даний час фірма Analog Devices випускає мікроконвертери Adu812 і ADu824 (серійний випуск із жовтня 2000 р.), а також готується найближчим часом освоїти серійний випуск нових — Adu812S і Adu816.

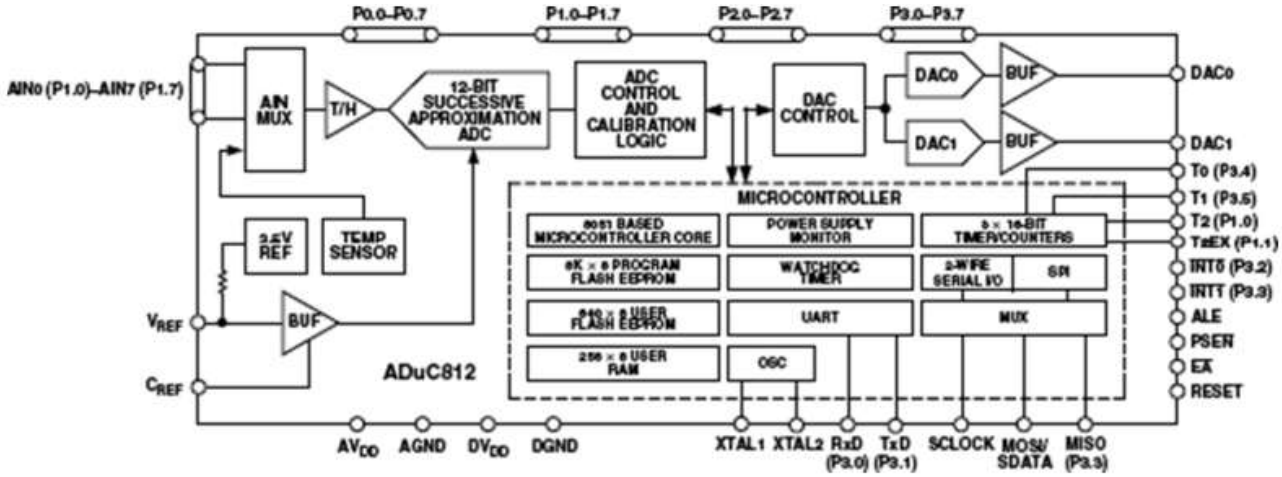


Рисунок 1.1 - Структурна схема AduC812

Мікроконвертери являють собою виконану у виді однієї мікросхеми підсистему збору й обробки даних і включають: процесорне ядро на базі 8051, пам'ять (флеш і RAM), високоточні АЦП і ЦАП. Крім того, у мікроконвертери інтегровані температурний датчик, джерело еталонної напруги, периферійні мікроконтролери для зв'язку з "зовнішнім світом". Унікальні можливості високоточного аналогового введення/виведення, низька потужність споживання, вбудований контролер для попередньої обробки даних визначають основні сфери застосування мікроконвертерів: мережі збору інформації з датчиків, портативні вимірювальні прилади, переносне медичне й інше устаткування з вбудованим живленням, автоматизовані автономні пристрої для контролю параметрів технологічних процесів і багато чого іншого.

ADuCS 12 і ADu824 мають вбудовану флеш-пам’ять програм (8 кбайт) і даних (640 байт), RAM-пам'ять даних (256 байт), процесорне ядро (8051), 12-

розрядний ЦАП (один чи два), контролери послідовних інтерфейсів (DART, PC, SPI), монітор джерела харчування, "сторожовий" таймер, три 16-розрядних таймери (TE, Tl, T2), прецизійне джерело еталонної напруги (2.5 В). Обсяг зовнішньої пам'яті — 16 Мбайт (пам’ять даних) і 64 кбайта (пам'ять програм). В усіх мікроконвертерах передбачені енергозберігаючі режими роботи (idle і power down). Крім вбудованого допускається використовувати зовнішнє джерело еталонної напруги. Для програмування вбудованої флеш-пам’яті передбачені "дружній" інтерфейс і кілька режимів програмування. ADu812 і ADu824 випускаються в корпусах типу 52-MQFP і призначені для роботи в діапазоні температур від -40 до 85 °С. ADuCS 12 і ADu824 відрізняються між собою параметрами АЦП, набором і можливостями периферійних пристроїв.

ADu812. Дев’ятиканальний 12-розрядний АЦП побудований на базі АЦП AD7853 і працює за принципом поразрядного зрівноважування з використанням у ланцюзі зворотного зв'язку ЦАП, реалізованого на базі конденсаторів, що комутуються. Вісім входів АЦП можна використовувати для підключення зовнішніх сигналів, а до дев'ятого підключити убудований температурний датчик з коефіцієнтом перетворення 3 мв/°С. Максимальна частота перетворення АЦП складає 200 кгц. Максимальна тактова частота процесорного ядра 16 Мгц, що при тривалості виконання більшості інструкцій 12 машинних тактів забезпечує продуктивність 1.33 MIPS. ADu812 має 32 програмувальних входи/виходи (чотири 8-розрядних порти). Порт 3 (Р3) володіє високою навантажувальною здатністю. Відмінна риса AduC812 — вбудований контролер прямого доступу до пам'яті (DMA), що здійснює пересилання дані перетворення з АЦП у зовнішню пам'ять даних без використання процесорного ядра, що дозволяє збільшити швидкість передачі даних з АЦП, тому що пересилання в програмному режимі через великі тимчасові затримки на обслуговування переривань від АЦП не завжди можуть виконуватися зі швидкістю перетворення АЦП (200 кгц). Два 12-розрядних ЦАП з виходом по напрузі мають вихідний опір 0.5 Ом.

ADu824. До складу ADu824 входять два одноканальных сігма-дельта АЦП (24- і 16-розрядний) з частотою перетворення від 5.4 до 105 Гц. Вбудовані АЦП реалізовані на базі АЦП AD7705. У ADu824 відсутній контролер DMA. Вбудований генератор струму (200 мка) забезпечує можливість підключення зовнішніх температурних датчиків типу RTD (Resistance Temperature Detector). На відміну від ADu812, у ADu824 реалізована схема ФАПЧ, що дозволяє використовувати в якості зовнішнього кварцового резонатора "годинний кварц" (32 768 Гц). Крім того, у ADu824 мається 12-розрядний ЦАП.

ADu816. Два 16-розрядних сігма-дельта АЦП на базі AD7705 і одноканальний 12-розрядний ЦАП забезпечують можливість високоточного введення/виведення аналогових сигналів. У ADu816 також реалізована схема ФАПЧ, що дозволяє підключити зовнішній "годинниковий кварц". Передбачається, що ADu816 будуть випускатися в корпусах типу 52-MQFP.

ADu812S — недорогий мікроконвертер, має восьмиканальний 12-розрядний АЦП, два 12-розрядних ЦАП, корпус типу 28-TSSOP. ADu812S, на відміну від ADu812, буде мати схему ФАПЧ (максимальна частота процесорного ядра 16 Мгц) і 16 програмувальних входів/виходів, що не дозволить адресуватися до зовнішньої пам'яті. В іншому параметри ADu812S аналогічні ADu812 [6].

1.3. Мікроконтролери фірми ATMEL

Фірма Atmel випускає великий спектр 8-розрядних мікроконтролерів (аналогів 8051) — це сімейство AT89 з убудованою програмувальною флеш-пам’яттю й AT87 (з пам'яттю типу OTP), а також мікроконтролери власної розробки на базі поліпшеної RISC архітектури — AVR-мікроконтролери сімейства AT90 з вбудованою флеш-пам’яттю [7].

В останні роки фірма Atmel освоїла випуск нових мікроконтролерів - AVR ATtiny 11/12/15/22/28 та ATMEGA 83/161/163/103.

AT89. Сімейство AT89 представлене великою кількістю мікроконтролерів, що відрізняються функціональними можливостями і кількістю інтегрованих на

кристалі периферійних пристроїв; максимальною тактовою частотою (від 12 до 33 МГц); кількістю виведень і типом корпуса; діапазоном робочих температур; обсягом вбудованої флеш-пам’яті (від 1 до 32 кбайт) і RAM-пам'яті (від 64 до 512 байт). Деякі з них мають вбудовану пам'ять типу EEPROM (AT89S8252 — 2 кбайта). Усі мікроконтролери сімейства AT89 мають режими роботи зі зниженим енергоспоживанням і можуть працювати при зменшенні тактової частоти аж до 0 Гц. Як і в більшості аналогів 8051, в AT89 передбачені два режими роботи зі зниженим енергоспоживанням: режим idle, у якому здійснюється відключення центрального процесорного пристрою (CPU), а струм споживання складає порядку 15 % струму споживання в активному режимі; режим power down, у якому струм споживання знижується до рівня 0.6-15 мка. Тривалість виконання більшості інструкцій складає $12/\tau_{такт}$. Більшість мікроконтролерів сімейства AT89 сумісно по розташуванню висновків з аналогічними мікроконтролерами фірми Intel (180C31, 187C51, 187C54, 180C52, 187C52 і іншими), фірми Philips (PC80C31, Pcx80C51, P80C54, P87C54, P80C52, P87C52 і іншими), фірми AMD (87C51, 87C52T2, 8753 і іншими), фірми Matra (80C51, 80C52 і іншими) [8-9].

Мікроконтролери AT89C1051 (1 кбайт флеш-пам’яті) і AT89C2051 (2 кбайта флеш-пам’яті) випускаються в корпусах із двадцятьма виведеннями і мають обмежений набір вбудованих пристроїв. AT89C2051 має UART-контролер, якого немає в AT89C1051. В AT89C1051 і AT89C2051 не передбачена можливість реалізації зовнішньої шини програм/даних. Внаслідок обмежених можливостей AT89C1051 і AT89C2051 застосовуються в порівняно простих системах керування/контролю. В одному із самих могутніх мікроконтролерів (AT89C55) міститься: флеш-пам’ять (20 кбайт); RAM-пам’ять (256 байт); три таймери/лічильника (чотири мається тільки в AT89S8252); UART-контролер; 32 зовнішніх входи/виходи; контролер переривань (вісім джерел). Крім того, мається можливість реалізації зовнішньої шини програм/даних. Максимальна

тактова частота AT89C55 складає 33 Мгц. Мікросхеми AT89C55 випускаються в корпусах типу 44-TQFP, 44-PLCC, 40-DIP.

AT90. Крім численних аналогів 8051, фірма Atmel випускає велику кількість AVR-мікроконтролерів (сімейство AT90) власної розробки на базі удосконаленої RISC архітектури (рис. 1.2). У AVR-мікроконтролерах реалізовано від 89 до 120 універсальних RISC-подібних інструкцій, що мають фіксовану довжину 16 розрядів. Гнучкі режими адресації, реалізовані в інструкціях, і реєстровий файл обсягом тридцять два 8-розрядних слова (кожен регістр файлу зв'язаний безпосередньо з ALU) забезпечують виконання більшості інструкцій протягом одного такту. Продуктивність AVR-мікроконтролерів складає 1 MIPS/Мгц. Представники фірми Atmel стверджують, що AVR-мікроконтролери мають у десять разів велику продуктивність, чим побудовані на базі класичної CISC архітектури мікроконтролери, що працюють з тією же тактовою частотою. ALU виконує арифметичні і логічні операції з даними, що зберігаються в регістрах файлу. Передбачено можливість одночасної адресації до будь-яким двох чи регістрам осередкам убудованої RAM-пам'яті даних. Архітектура AVR-микроконтролерів нагадує гарвардську архітектуру з окремими шинами для вибірки інструкцій і даних. У той час, як виконується поточна інструкція, конвеєр забезпечує вибірку наступної з пам'яті програм. Усі AVR-мікроконтролери сімейства AT90 сумісні між собою на рівні кодів інструкцій. Регістри керування/контролю вбудованими пристроями розташовані в області адрес пам'яті даних. Усі AVR-мікроконтролери мають програмувальні 8- і 1 6-розрядні таймери/лічильники і "сторожовий" таймер, тактований сигналом вбудованого тактового генератора. Схеми фіксації/порівняння, реалізовані в деяких AVR-мікроконтролерах, дають можливість формувати ШІМ-сигнал. В усіх AVR-мікроконтролерах реалізовано два режими роботи зі зниженим енергоспоживанням: у режимі idle зупиняється робота процесорного ядра, у той час як таймери/лічильники, "сторожовий" таймер і контролер переривань продовжують роботу; у режимі power down припиняється робота

тактового генератора, а, отже, і всіх периферійних пристроїв. Вихід з режиму power down здійснюється по сигналах зовнішніх чи переривань апаратного скидання. Усі AVR-мікроконтролери працюють при напрузі живлення від 2.7 до 6 В і тактовій частоті від 0 до 12 Мгц (модифікації AT90 мають різну частоту тактування).

Мікроконтролери сімейства AT90 відрізняються обсягом вбудованих флеш-пам’яті (від 1 до 8 кбайта), RAM-пам'яті даних (від 128 до 512 байт) і EEPROM-пам'яті (від 128 до 512 байт), а також кількістю і можливостями периферійних пристроїв (таймерів/лічильників, аналогових компараторів, контролерів UART- чи SPI-інтерфейсу); кількістю програмувальних входів/виходів (AT90S8515 має 32 входи/виходи), діапазоном робочих температур і типом корпуса. У процесорному ядрі деяких AVR-мікроконтролерів реалізований апаратний помножувач. У AT90S1200 відсутня RAM-пам’ять даних, а для збереження даних при перериваннях використовується апаратний стек (чотири байти). У модифікаціях AVR-мікроконтролерів з RAM-пам’яттю даних апаратний стек відсутній, а дані у випадку виклику підпрограм зберігаються в пам'яті даних. У багатьох нових AVR-мікроконтролерах реалізований 10-розрядний АЦП (від 6 до 8 каналів).

ATtiny, ATmega. Заслуговують на увагу нові мікроконтролери сімейств ATtiny і ATmega на базі AVR архітектури.

Майже всі модифікації ATtiny, а це ATtiny l1, 12, 15, 22, 28, випускаються в корпусах типу 8-SOIC чи 8-DIP. Тільки ATtiny28 випускається в корпусах типу 28-DIP чи 32-SOIC. Крім того що мікроконтролери сімейства ATtiny мають зменшений обсяг вбудованої флеш-пам’яті (від 1 до 2 кбайт), у кожній модифікації випускаються три версії, що відрізняються напругою живлення і тактовою частотою. Приміром, версії ATtiny l2 мають діапазон тактової частоти від 0 до 1 Мгц, від 0 до 4 Мгц і від 0 до 8 Мгц відповідно при напрузі живлення від 1.8 до 5.5 В, від 2.7 до 5.5 В і від 4.0 до 5.5 В. Тільки ATtiny22 має RAM-пам'ять даних обсягом 128 байт. У ATtiny l5 реалізований 10-розрядний АЦП (4

канали). Деякі модифікації ATtiny мають вбудовану систему перезапуску (brown out detector/reset).

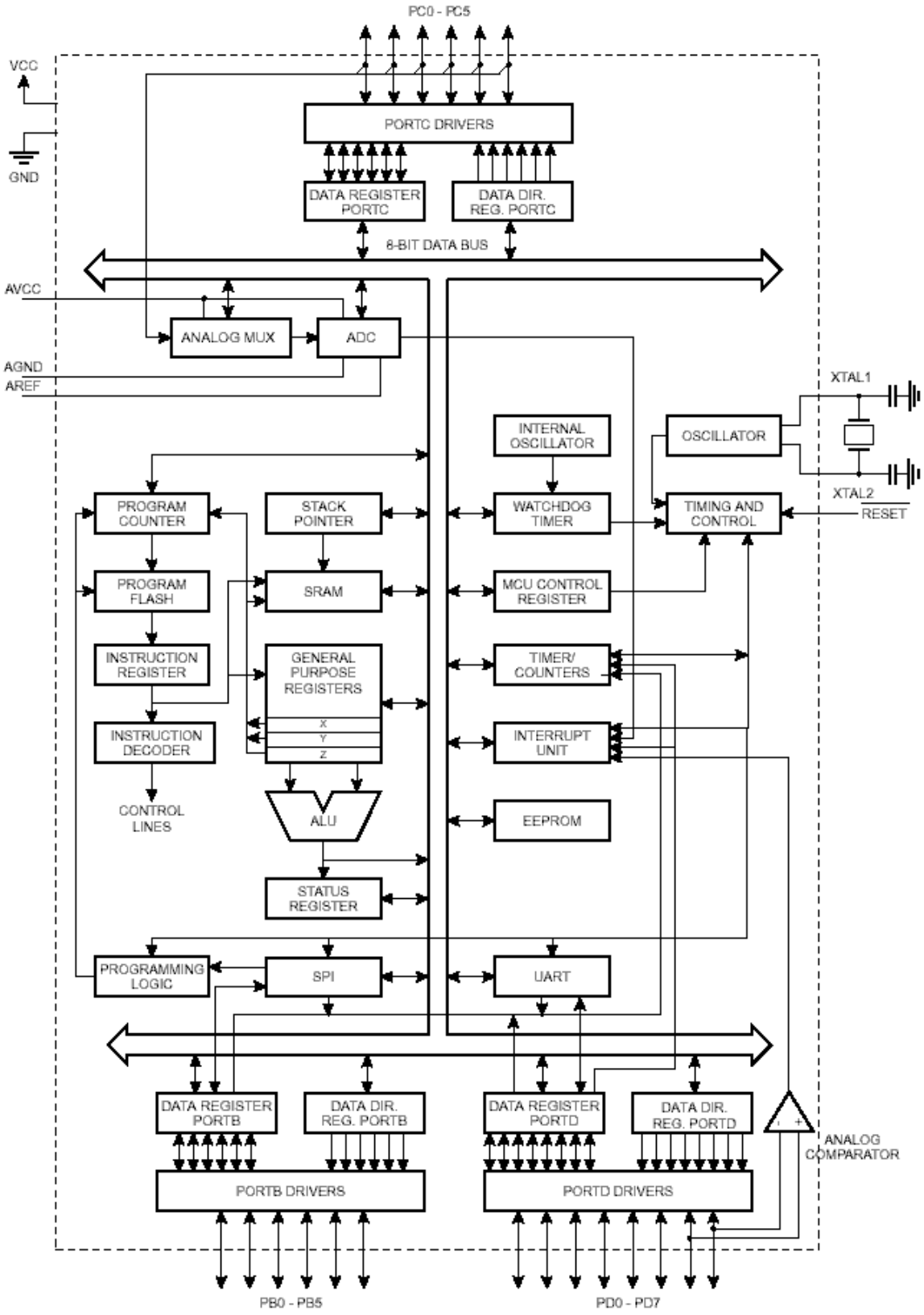


Рисунок 1.2 - Структурна схема AVR-контролера

Основна відмінність мікроконтролерів ATmega (ATmega83/l03/161/163) — збільшений обсяг вбудованої пам'яті (ATmega 103 має 128 кбайт флеш-пам’яті і 4 кбайта RAM-пам'яті) і розширений набір периферійних пристроїв. Як і в ATtiny, у модифікаціях ATmega передбачені версії з різною тактовою частотою і напругою живлення. При діапазоні напруги живлення від 2.7 до 3.6 В и від 4.0 до 5.5 В діапазон тактових частот складає відповідно від 0 до 4 МГц і від 0 до 6 Мгц. Мікросхеми мікроконтролерів ATmega випускаються в корпусах типу 44-TQFP, 44-PLCC, 40-DIP і тільки ATmega 103 — у корпусах типу 64-TQFP.

FPSLIC. Фірма Atmel, що випускає крім перерахованих вище мікроконтролерів також і мікросхеми програмувальної логіки (PLD, SPLD, FPGA), створила на їхній базі нові вироби, що одержали назву FPSLIC. На одному кристалі фірма Atmel розмістила AVR-мікроконтролер, швидку статичну пам'ять (SRAM) і стандартний модуль FPGA (AT40K). Запропоновану концепцію FPSLIC можна розглядати як реальний крок до створення універсальних мікропроцесорних систем на одному кристалі. Крім того, завдяки тому, що FPGA може бути перепрограмована під керуванням AVR-мікроконтролера безпосередньо в процесі роботи, з'явилася можливість створення динамічно реконфігурованих мікропроцесорних систем, що в деяких випадках із практичної точки зору важко переоцінити. Структурна схема FPSLIC приведена на рис. 1.3 [10].

До процесорного ядра стандартного AVR-мікроконтролера доданий апаратний помножувач 8x8, що дозволяє істотно збільшити швидкодію мікроконтролера при виконанні програм у програмах, у яких використовується цифрова обробка сигналів. При тактовій частоті 40 МГц продуктивність AVR-мікроконтролера складає 30 MIPS.

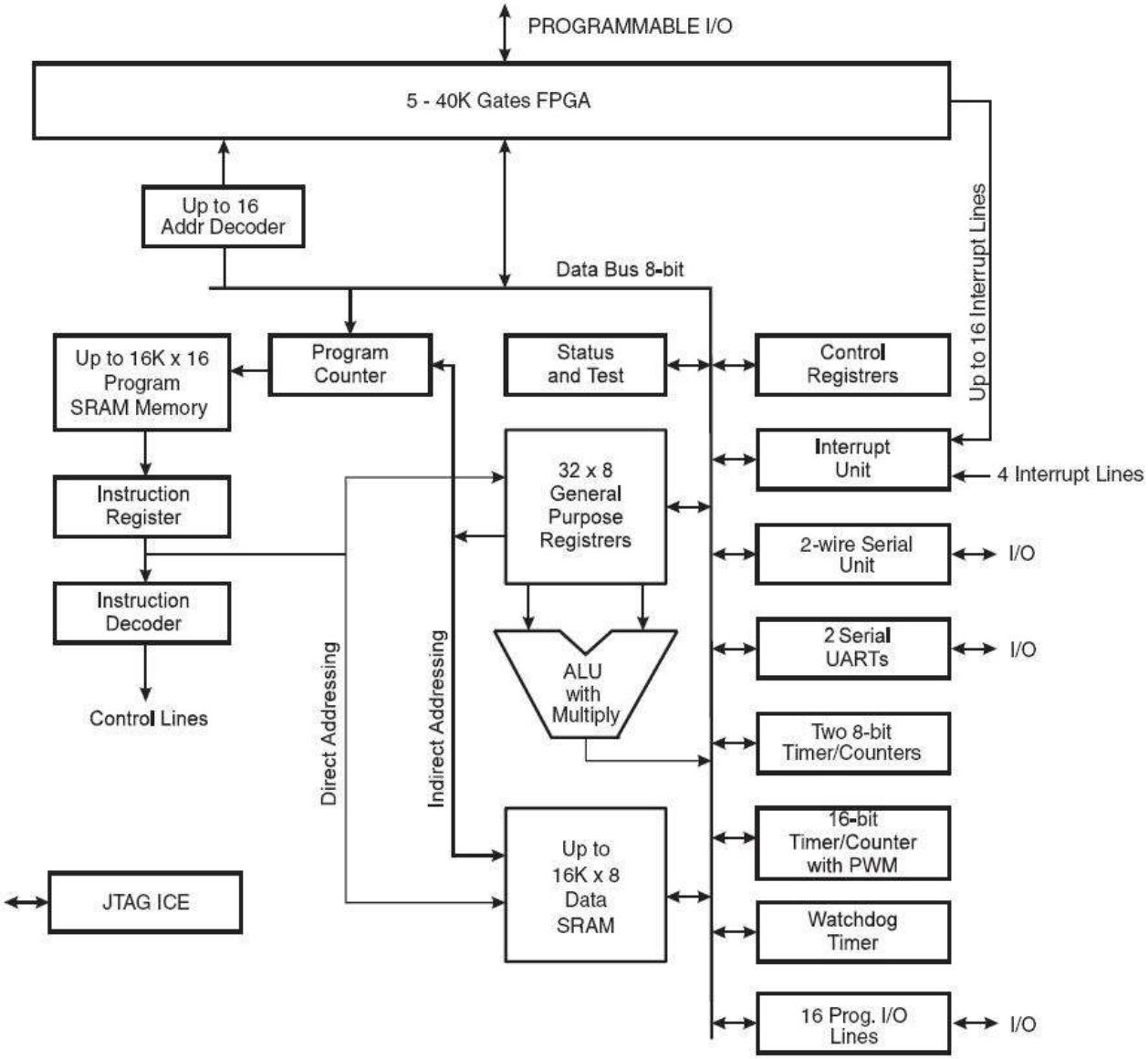


Рисунок 1.3 - Структурна схема FPSLIC

До складу AVR-мікроконтролера входять:

- 16-розрядний таймер-лічильник зі схемами фіксації/порівняння, що дозволяє формувати ШІМ-сигнал;
- два 8-розрядних таймери/лічильника;
- "сторожовий" таймер;
- контролер переривань;
- тактовий генератор;
- два UART-контролери;

- двопровідний послідовний інтерфейс (PC) для зчитування даних із зовнішньої пам'яті типу EEPROM.

Контролер переривань обробляє чотири зовнішніх переривання і 16 переривань від блоку FPGA, що уможливлює виділення для кожного пристрою, реалізованого в FPGA, окремої лінії переривання. 16 програмувальних входів/виходів AVR-мікроконтролера забезпечують обмін даними з зовнішніми пристроями. У AVR-мікроконтролері реалізовано 120 інструкцій, велика частина яких виконується протягом одного такту. Довжина інструкцій складає 16 розрядів. Для звертання до ресурсів FPGA з боку AVR-мікроконтролера передбачений спеціальний інтерфейс, що реалізує простий протокол обміну даними. Обмін даними між FPGA і AVR-мікроконтролером здійснюється через двонаправлену 8-розрядну шину даних, крім того, передбачені сигнали керування (I/O Read Strobe і I/O Write Strobe). Декодування адреси виконується 4-розрядним дешифратором, що дозволяє безпосередньо адресуватися до шістнадцяти пристроїв, реалізованим на програмувальній логіці. Кожне із шістнадцяти пристроїв зв'язано окремою лінією переривання з контролером переривань у AVR-мікроконтролері (16 векторів переривань).

Загальний обсяг убудованої статичної пам'яті складає 36 кбайт, з яких 10К 16-розрядних слів — фіксована пам'ять програм; 4 кбайта — фіксована пам'ять даних; 12 кбайт — пам'ять, що перебудовується, що може служити як додаткова пам'ять для збереження програм і даних. У трьох блоках пам'яті, що перебудовується, можна змінювати організацію пам'яті (4Кх8 чи 2Кх16). Дані про конфігурацію пам'яті, що перебудовується, містяться в спеціальному регістрі конфігурації системи, що завантажується при включенні живлення разом зі статичною пам'яттю програм і FPGA із зовнішньої EEPROM-пам'яті (серія ATI 7). AVR-мікроконтролер і FPGA можуть здійснювати доступ до фіксованої пам'яті даних (4Кх8) незалежно один від одного (рис. 1.3), що дає можливість реалізувати між AVR-мікроконтролером і FPGA різні способи буферного обміну даними (FIFO, LIFO і інші). Для FPGA читання даних дозволене завжди, а для

запобігання конфліктів при звертанні до даних, розміщеним по одній адресі, необхідно забезпечити арбітраж звертання до пам'яті даних. Щоб обмежити доступ з боку FPGA до пам'яті даних, можна використовувати регістр керування AVR-мікроконтролера.

Програмувальна логіка (FPGA), реалізована в FPSLIC, цілком відповідає архітектурі мікросхем сімейства, що випускаються, AT40ДО, відмінна риса яких — швидкодіючі (10 нс) блоки розподіленої двухпортовой статичної пам'яті (Discrete FreeRAM). Входи/виходи FPGA допускають підключення до PC1-шини (3.3 У, 33 Мгц), що дає можливість на базі FPSLIC створювати вбудовані в персональні комп'ютери інтелектуальні спеціалізовані пристрої.

Мікросхеми FPSLIC виготовляються по 0.35 мкм КМОН-технології і представлені трьома модифікаціями - AT94K10, AT94K20 і AT94K40 відповідно з 10, 20 і 40 тисячами еквівалентних вентилів. Напруга живлення FPSLIC складає від 3 до 3.6 В. Максимальна кількість регістрів, яку можна реалізувати в FPSLIC, дорівнює 2880 (AT94K40), а максимальна кількість програмувальних користувачем входів/виходів — 288 (AT94K40). По розташуванню висновків мікросхеми FPSLIC сумісні з відповідними мікросхемами сімейства AT40K.

FPSLIC — якісно нові мікросхеми системного рівня інтеграції, що призначені для реалізації нестандартних систем, у яких для рішення визначеного кола задач може знадобитися реконфігурація системи, у тому числі і динамічна. Звичайно, якщо необхідно вибрати просто мікроконтролер з розвинутими периферійними пристроями, можна обійтися дешевими мікроконтролерами типу 68HC05/08/11/12/16, PICmicro, AT90 чи будь-якими іншими. Застосування FPSLIC у цьому випадку, природно, не виправдано з економічної точки зору.

1.4. Мікроконтролери фірми CYBERNETIC MICRO SYSTEMS

P-51 (Peripheral 8051), що випускається фірмою Cybernetic Micro Systems, відрізняється від інших аналогів 8051 (Intel) вбудованим універсальним інтерфейсом (E)ISA- чи PC/104-шини, використовуваним також для доступу до

ресурсів Р-51 з боку зовнішнього хост-процесора типу 8051, Z80, x86 [11]. У Р-51 передбачений зовнішній вивід CS (Chip Select), що дає можливість підключати до хост-процесора кілька Р-51. Обмін даними з зовнішніми пристроями здійснюється через вбудовану двопортову пам'ять обсягом 4 байти. Для керування доступом до двопортової пам'яті є шість регістрів керування, адреси яких розташовані в адресному просторі двопортової пам'яті. Як пам'ять програм використовується RAM-пам'ять обсягом 8 кбайт. Як і у всіх аналогах 8051, у Р-51 передбачено 256 байт вбудованої RAM-пам'яті для збереження даних. На рівні кодів інструкції Р-51 цілком сумісні з 8051.

До складу Р-51 входять: три 16-розрядних таймери/лічильника, UART-контролер і чотири 8-розрядних зовнішніх порти РО.. РЗ (призначення портів цілком аналогічно їхньому призначенню в 8051) для обміну даними з зовнішніми пристроями.

В інтерфейсі Е(15А)-шини, що реалізований у Р-51, використовуються: 20 адресних ліній; 8 ліній даних; 11 програмно обираних ліній переривання (IRQ3 ... IRQ 15) і інші сигнали керування Е(15А)-шини. Вбудована пам'ять Р-51 розміщена в адресному просторі Е(15А)-шини і займає обсяг 16 кбайт.

Максимальна тактова частота Р-51 складає 60 МГц (при роботі від зовнішнього тактового генератора) чи 51 МГц (у випадку використання зовнішнього кварцового резонатора). Мінімальна тактова частота складає 1 МГц. Напруга живлення Р-51 —3 В, а типовий струм споживання при тактовій частоті 60 МГц — 46 ма. Зовнішні входи/виходи допускають підключення сигналів TTL-рівня. Мікросхеми Р-51 випускаються в корпусі типу 100-QFP і призначені для роботи в діапазоні температур від 0 до 70 °С. Мікроконтролер Р-51 призначений для використання, у першу чергу, як співпроцесор у складі систем з хост-процесором чи як інтелектуальні периферійні пристрої на Е(ISA)- чи PC/104-шинах, у тому числі, і для застосування у Windows програмах.

1.5. Мікроконтролери фірми INTEL

8051. На базі архітектури одного з перших мікроконтролерів 8051 (Intel), що завоював популярність в усьому світі, десятки фірм-виробників (Analog Devices, Atmel, Dallas Semiconductor, OKi, Philips, Infineon Technologies, Silicon Storage Technologies, Temic і інші) випускають його аналоги, у складі яких інтегровані різні периферійні пристрої і які цілком сумісні з 8051 на рівні кодів інструкцій [7].

У 8051 реалізовані 255 інструкцій. Більшість інструкцій виконуються протягом 1-2 машинних тактів. У мікроконтролерах на базі 8051 фірми Dallas Semiconductor для виконання більшості інструкцій потрібно чотири такти, у мікроконтролерах фірм Infineon і Philips виконання більшості інструкцій здійснюється за шістьох тактів. Затримка обробки переривань складає 39 тактів (від надходження сигналу переривання до виконання першої інструкції підпрограми обробки переривання). Для збереження даних при обробці чи переривань виклику підпрограм у процесорному ядрі класичного мікроконтролера 8051 маються чотири банки по восьми 8-розрядних регістрів, розташованих в адресному просторі вбудованої RAM-пам'яті [7]. У 8051 максимальний обсяг безпосередньо адресованої пам'яті складає 64 кбайта пам'яті програм і 64 кбайта пам'яті даних. Застосування додаткових зовнішніх апаратних засобів дає можливість організувати сторінкову адресацію і тим самим збільшити обсяг адресованої зовнішньої пам'яті. Для адресації до зовнішньої пам'яті використовується 8- чи 16-розрядний регістр (DPTR). У класичному мікроконтролері 8051 передбачений один регістр DPTR, в аналогах 8051, що випускаються фірмами Atmel, Dallas і Philips — два DPTR, в аналогах 8051, що випускаються фірмою Infineon, — вісім DPTR [7]. При адресації до зовнішньої пам'яті передбачена можливість автоматичного інкрементування DPTR.

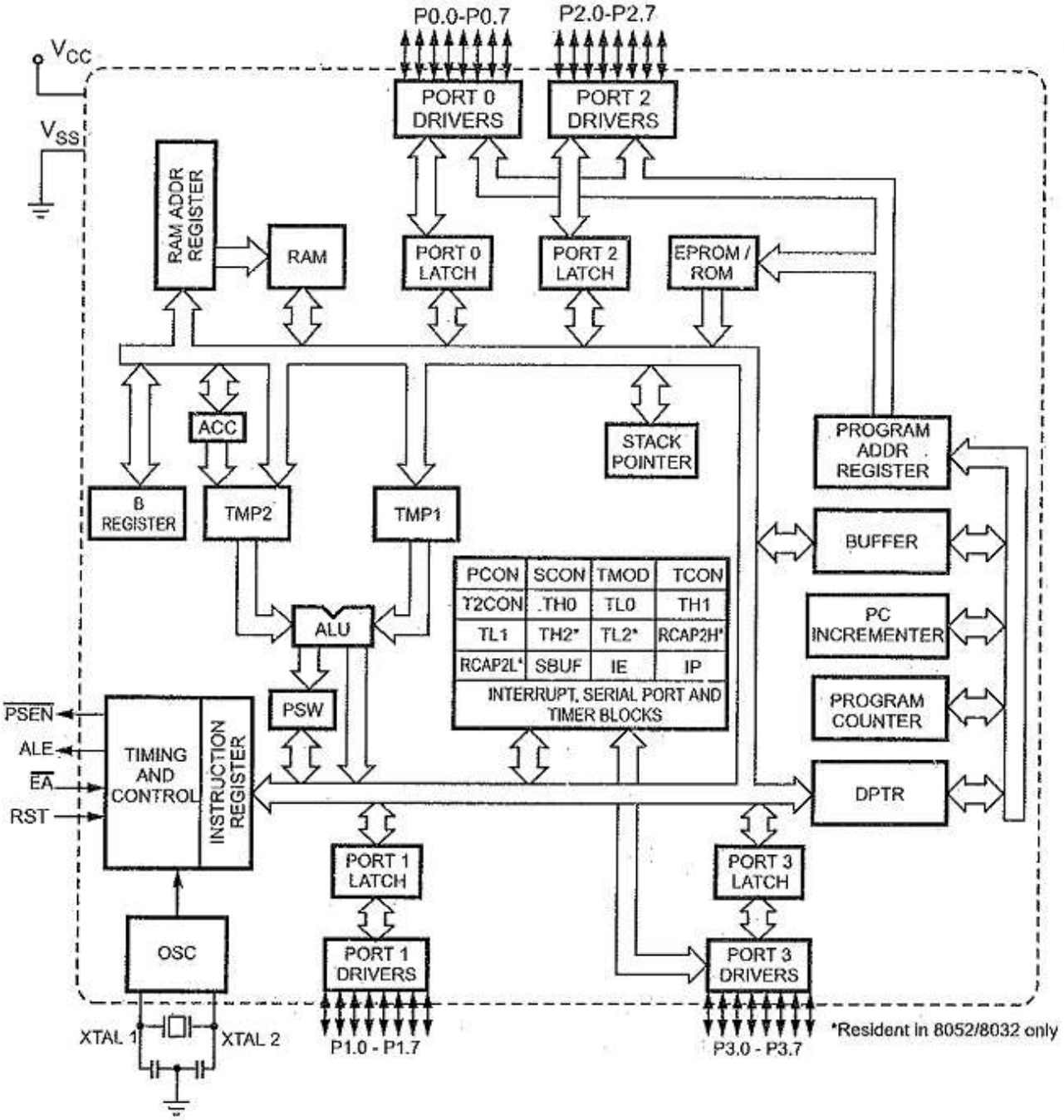


Рисунок 1.4 - Архітектура мікроконтролера 8051

В усіх мікроконтролерах-аналогах 8051 передбачені два енергозберігаючих режими роботи: у режимі idle припиняється робота процесорного ядра, але продовжують працювати тактовий генератор, таймери, контролери послідовного інтерфейсу; у режимі power down припиняє роботу тактовий генератор, а, отже, і всі периферійні контролери. Вихід з енергозберігаючих режимів роботи здійснюється по сигналах зовнішніх чи

переривань апаратного скидання. Крім того, у деяких модифікаціях 8051 передбачена можливість програмного відключення деяких периферійних пристроїв. У частині мікроконтролерів-аналогів 8051, що випускаються фірмою Infineon, у процесорному ядрі реалізований апаратний помножувач.

51LPC (Philips), реалізований на базі архітектури 8051, відрізняється низькою потужністю споживання і малогабаритним корпусом. Основні інструкції в 51LPC виконуються протягом шести машинних тактів. Крім того, у 51LPC мається схема апаратного скидання, система керування перезапуском, два компаратори і "сторожовий" таймер.

У мікроконтролерах серії E5 фірми Triscend інтегрована програмувальна логіка, на базі якої можлива реалізація додаткових спеціалізованих програмувальних користувачем периферійних пристроїв.

FlashFlexSl 8051 фірми Silicon Storage Technology відрізняється великим обсягом убудованої пам'яті. Флеш-пам’ять розміщена в двох блоках: один містить 64 кбайта (сегменти по 128 байт), іншої — 4 кбайта (сегменти по 64 байта). Використовувана при виготовленні флеш-пам’яті технологія забезпечує; 10 тисяч циклів перезапису, час стирання сегмента 1 мс, час запису 30 мс. Крім того, два незалежних банки флеш-пам’яті дають можливість виконувати інструкції, збережені в одному з банків, у той час як інший банк модифікується. І все це в реальному масштабі часу, тобто без переривання роботи мікроконтролера.

MCS151/251. Мікроконтролери сімейства MCS151/251 на рівні кодів інструкцій цілком сумісні з 8051, а в MCS251, крім того, передбачені додаткові інструкції. Триступінчастий конвеєр, реалізований у MCS151/251, дає можливість виконувати більшість інструкцій протягом двох машинних тактів, на відміну від класичного 8051, у якому необхідно 12 тактів. До складу процесорного ядра MCS151/251 входять: 8-розрядний арифметико-логічний пристрій (АЛП); 24-розрядний програмний лічильник; реєстровий файл (40 байт) і чотири додаткових блоки по вісім регістрів. Для адресації до даних,

розташованим у реєстровому файлі, передбачені гнучкі режими адресації. З реєстрового файлу можна вибирати байт, чи слово подвійне слово даних. На відміну від 8-розрядної шини даних вбудована в процесорне ядро MCS151/251 16-розрядна шина програм дозволяє протягом одного такту виконувати 1 6-розрядну вибірку. 24-розрядний програмний лічильник забезпечує адресацію до зовнішньої пам'яті обсягом 16 Мбайт, а програмно керований генератор тактів чекання дозволяє спростити обмін із зовнішньою пам'яттю різних типів. MCS151/251 містить 16-розрядний таймер і п'ять модулів фіксації/порівняння, що забезпечують формування ШІМ-сигнала. У мікроконтролерах фірми Temic, єдиної, котра в даний час випускає аналоги MCS151/251, реалізований АЦП [7].

1.6. Мікроконтролери фірми MICROCHIP

Навряд чи не самі популярні серед економічних мікроконтролерів мікроконтролери PICmicro (більш 50 модифікацій) фірми Microchip продовжують розвиватися в напрямку розширення обсягу убудованої пам'яті, збільшення продуктивності процесорного ядра, інтеграції нових периферійних контролерів (USB, CAN і інших). У нових малогабаритних PIC18F258 і PIC18F458 реалізований контролер CAN-шини, а в PIC16F745/765/747/767 - контролер USB-шини. Донедавна фірма Microchip випускала в основному мікроконтролери з пам'яттю типу OTP чи з ультрафіолетовим стиранням, останні використовувалися головним чином при налагодженні систем. Однак великі перспективи мікроконтролерів із флеш-пам’яттю послужили причиною того, що фірма Microchip у 2000 і 2001 р. значно збільшила номенклатуру мікроконтролерів із флеш-пам’яттю [12]. Передбачається, що нові мікроконтролери з флеш-пам’яттю будуть аналогами мікроконтролерів з однократно програмувальною пам'яттю (OTP), а їхня вартість буде порівнянна з вартістю цих аналогів.

Відмінна риса нових PICmicro (приміром, PIC16F87x і інших) - можливість самопрограмування (Self Programming). При виготовленні в мікроконтролер

записується програма завантаження, а надалі через інтерфейс RS-232 чи навіть Інтернет можна буде завантажувати саму останню версію програмного забезпечення без допомоги програматора [13]. Нові модифікації PICmicro будуть підтримувати послідовний протокол ICSP (1п-Circuit Serial Programming), за допомогою якого можливо внутрісхемне програмування .Нові мікроконтролери PICmicrol (RISC архітектура) відрізняються збільшеною швидкодією й вбудованою флеш-пам’яттю (1000 циклів стирання/запису) програм. Усі нові мікроконтролери PICmicrol 8 оперують 8-розрядними даними і мають 16-розрядні інструкції. На рівні кодів інструкцій PICmicrol сумісні з P1C16Cxxx. Максимальна продуктивність PIClSFxxx складає 1 ПРО MIPS, а тактова частота знаходиться в діапазоні від 0 до 40 МГц. У мікроконтролерах PIClSFxxx передбачені енергозберігаючі режими роботи. Мікросхеми мікроконтролерів PIClSFxxx призначені для роботи в діапазоні температур від 0 до 70 °С чи від -40 до 85 ^{0}С. Нижче приведений короткий перелік параметрів деяких нових мікроконтролерів сімейства PIClSFxxx [12].

PIC18F010/020 (корпус типу 8-PDIP, 8-SOIC) сумісні на рівні кодів інструкцій з P1C16Cxxx і P1C12C67x. Пам'ять даних - RAM (256 байт) і EEPROM (64 байта), пам'ять програм - флеш (2/4 кбайта). У PIC18F010/020 реалізовані: помножувач 8x8; шість програмувальних входів/виходів, які можна використовувати як входи зовнішніх сигналів переривань; 8- і 16-розрядні таймери/лічильники. Внутрісхемне програмування (ISCP) здійснюється через двухпроводный інтерфейс. У PIC18F010/020 є програмувальний детектор напруги живлення (PLVD - Programmable Low-Voltage Detection), програмувальна схема перезапуску (PBOR - Programmable Brown out Reset) і "сторожовий" таймер. Напруга живлення PIC1 8F010/020 знаходиться в діапазоні від 2.0 до 5.5 В.

PIC18F012/022 цілком аналогічні PICFO10/020 і відрізняються від них 10-розрядним АЦП (4 канали).

PIC18F122/132 (корпуса типу 20-PDIP, 20-SOIC, 20-SSOP) мають вбудовану флеш-пам’ять програм (4/8 кбайт) і пам'ять даних - RAM (256 байт) і EEPROM (128 байт). У складі PIC18F122/132 є: помножувач 8х8; чотири таймери/лічильника (8- і 1 6-розрядні); схема фіксації/порівняння; контролер USART; 10-розрядний АЦП (сім каналів) з вбудованим джерелом еталонної напруги; PBOR; PLVD; ICSP. Напруга живлення P1C18E122/132 від 2.0 до 5.5 В.

PIC18F242/252 (тип корпуса 28-PDIP, 28-SOIC, 28-SSOP) сумісні по розташуванню виведень з PIC16C63/66/73/76. Пам'ять програм — флеш-пам’ять (16/32 кбайта), пам'ять даних — RAM (512/1536 байт) і EEPROM (256 байт). У PIC18F242/252 реалізовані: помножувач 8х8; чотири таймери/лічильника (8- і 16-розрядні); два блоки фіксації/порівняння; контролери послідовних інтерфейсів (SPI, PC, USART); три входи для сигналів зовнішніх переривань; 23 програмувальних входи/виходи; 10-розрядний АЦП (п'ять каналів); PBOR; детектор напруги живлення (LVD); ICSP (двопровідний); "сторожовий" таймер; схема ФАПЧ. Напруга живлення PIC18F242/252 від 2.5 до 5.5 В.

PIC18F258 (тип корпуса 28-DIP, 28-SOIC, 28-SSOP) по функціональних можливостях аналогічний PIC18F252, але в PIC18F258, крім того, реалізований контролер CAN-шини (1 Мбіт/с, CAN 2.0B). Напруга живлення від 2.0 до 5.5 В.

PIC18F442/452 (тип корпуса 40-DIP) сумісні по розташуванню висновків з PIC16C65/67/74/77. Пам'ять програм — флеш (1 6/32 кбайта), пам'ять даних - RAM (512/1536 байт) і EEPROM (256 байт). У PIC18F442/452 реалізовані: помножувач 8х8; чотири таймери/лічильника; два блоки фіксації/порівняння; контролери послідовних інтерфейсів (SPI, PC, USART); 10-розрядний АЦП (вісім каналів); 34 програмувальних входу/виходу; LVD; PBOR; "сторожовий" таймер; ICSP; схема ФАПЧ. Напруга харчування від 2.5 до 5.5 У.

PIC18F652/62/72 (тип корпуса 64-TQFP) мають флеш-пам’ять програм (32/64/128 кбайт) і пам'ять даних RAM (1536/3072/3968 байт) і EEPROM (256 байт). У PIC18F652/62/72 реалізовані: помножувач 8х8; чотири таймери/лічильника; два блоки фіксації/порівняння; контролери послідовних

інтерфейсів (SPI, PC, USART); 52 програмувальних входи/виходи; 10-розрядний АЦП (12 каналів); LVD; PBOR; "сторожовий" таймер; ICSP; схема ФАПЧ. Напруга живлення від 2.0 до 5.5 В.

PIC18F852/62/72 (тип корпуса 80-TQFP) аналогічні PIC18F652/62/72, але в PIC18F852/62/72, крім того, реалізовані засоби для адресації до зовнішньої пам'яті програм обсягом 2 Мбайти і 68 програмувальних входів/виходів.

1.7. Мікроконтролери фірми MOTOROLA

Фірма Motorola добре відома своїми 8-розрядними мікроконтролерами сімейств 68HC05 і 68HC11, що стали промисловим стандартом для засобів автоматизації в автомобілях. Мікроконтролери 68HC05 і 68HC11 випускаються в основному з вбудованою однократно програмувальною чи масочною ROM-пам'яттю й орієнтовані головним чином на крупносерійного споживача (мікроконтролерів 68HC05 випущено вже більш 3 млрд. шт.). Випливаючи тенденціям ринку, фірма Motorola повернулася обличчям і до дрібносерійних споживачів. Останнє сімейство 68HC08, у складі якого є мікроконтролери з вбудованою флеш-пам’яттю, — удосконалені мікроконтролери 68HC05. Вони сумісні з 68HC05 на рівні кодів інструкцій, мають поліпшені параметри і нові в порівнянні з 68HC05 периферійні пристрої, що дозволяє порівняно просто модифікувати програмне забезпечення і виконувати модернізацію існуючої апаратури, реалізованою на базі 68HC05. Швидка флеш-пам’ять, реалізована в 68HC08, і нова технологія програмування (Flashwire™) дозволяють перейти до програмування мікроконтролерів у реальному масштабі часу (тобто не зупиняючи роботу устаткування) [1-3].

Сімейство 68HC08 представлене широким спектром мікроконтролерів, [14]. серед яких мікроконтролери, орієнтовані на застосування в автоматизованих системах контролю/керування автомобілями і системах керування технологічними процесами (з вбудованими контролерами CAN-шини); керування електродвигунами (з розширеними можливостями

формування ШІМ-сигналу); застосування в периферійних пристроях (вбудовані USB-контролери); підсистеми збору даних (вбудовані АЦП) і недорогі універсальні мікроконтролери в малогабаритних корпусах з малою кількістю виведень.

До складу всіх мікроконтролерів 68HC08 входять: 8-розрядне CPU, пам'ять (флеш, RAM) і додаткові периферійні пристрої. У CPU 68HC08, що побудовано по класичній акумуляторній архітектурі, на відміну від CPU 68HC05, розрядність індексного регістра і покажчика стека збільшена до 16 розрядів. Тактова частота CPU при напрузі живлення 5 В складає 8 Мгц (тривалість машинного такту 125 нс), при напрузі живлення 3 В — 4 Мгц. У порівнянні з 68HC05 у 68HC08 введені нові способи адресації (можливі пересилання даних типу пам'ять-пам'ять), нові інструкції для роботи зі стеком (POP, PUSH), нові арифметичні інструкції (швидкого розподілу, десяткової корекції, підсумовування операндів із вмістом індексного регістра і стека) і інструкції розгалуження. У 68HC08 є біля 90 інструкцій. Щоб скоротити кількість зовнішніх компонентів системи, забезпечити високу надійність і низьку вартість систем на базі 68HC08 у мікроконтролери 68HC08 вбудовані спеціалізовані модулі: модуль таймерів (TIM); модулі, що реалізують послідовні інтерфейси (SPI, SCI, CAN, SAE j 1850); модуль тактового генератора (CGM-PLL); АЦП; монітор джерела живлення (LVI) і інші. Оскільки одна з численних сфер використання 68HC08 — системи діагностики і керування, застосовувані в автомобілях, те відмінна риса мікроконтролерів сімейства 68HC08 — вбудований модуль контролера удосконаленого мультиплексованого послідовного порту BDLC-D (Byte Data Link Control), що реалізує обмін даними відповідно до протоколу SAE J1850 Class B. Модуль BDLC-D підтримує швидкість прийому/передачі даних 10.4 кбіт/с, а для кодування даних використовується широтно-імпульсна маніпуляція. Модуль BDLC-D забезпечує також цифрову фільтрацію перешкод, визначає помилки, формує сигнал переривання в CPU, має енергозберігаючі режими роботи, вихід з який здійснюється з появою прийнятих даних.

Застосування BDLC-D дозволяє по одно- чи двопровідній лінії зв'язку реалізувати обмін даними між декількома мікроконтролерами в системі керування автомобілем, що дає можливість знизити кількість проводів у системі комунікацій автомобіля.

Усі мікроконтролери сімейства 68HC08 з вбудованою флеш-пам’яттю мають позначення 68HC908. Одне з головних достоїнств мікроконтролерів 68HC908, що відрізняє їх від аналогічних мікроконтролерів інших фірм, - швидка флеш-пам’ять, що допускає не менш 10 тисяч циклів стирання/запису (приміром, флеш-пам’ять у нових PIC фірми Microchip допускає всього одну тисячу циклів стирання/запису) [12].

Мікроконтролери сімейства 68HC08, що мають однакове функціональне призначення, об'єднані в підродини, кожне з який має спеціальне літерне позначення. Позначення і короткий опис можливостей деяких підродин приведено нижче [15].

68HC08AS мають вбудований контролер удосконаленого мультиплексованого послідовного порту (BDLC-D). Типове застосування - системи контролю/керування в автомобілях.

68HC08AZ містять вбудований контролер інтерфейсу CAN-шини. Типове застосування — автоматизовані промислові системи керування технологічними процесами.

68HC08GP — універсальні мікроконтролери, у яких реалізовані: USART-контролер; АЦП; схема ФАПЧ, що дозволяє підключати зовнішній "вартовий" кварц (32 768 Гц); удосконалені таймери з можливістю формування ШІМ-сигнала; виходи з високою навантажувальною здатністю для безпосереднього підключення світлодіодів; монітор джерела живлення; входи для підключення клавіатури з навантажувальними резисторами, що підключаються програмно. Інтеграція широкого набору периферійних пристроїв у підродині GP дозволяє скоротити загальну вартість систем на базі GP-мікроконтролерів.

68HC08 JL/JK — мікроконтролери з вбудованим АЦП і набором периферійних пристроїв, аналогічним наявний у 68HC08GP. Мікроконтролери підродини JL випускаються в корпусах із двадцятьма виведеннями, семейства JK - із двадцятьма вісьма.

68HC08 MP/MR - ідеальні мікроконтролери для керування трифазними електродвигунами (шестиканальний генератор ШІМ-сигналу з 12-розрядною точністю, АЦП, послідовний інтерфейс).

Наприкінці 2000 р. фірма Motorola анонсувала нові малогабаритні мікроконтролери з флеш-пам’яттю - 68HC908KX8 і 68HC908KX2, що будуть випускатися в корпусах типу 16-PDIP і 16-SOIC. Основні характеристики 68HC908KX2/8 [14]: флеш-пам’ять — 2/8 кбайт; RAM-пам'ять — 198 байт; тактова частота — 8 МГц (5 В) і 4 МГц (3 В); модуль таймерів (2 канали, 16 розрядів); 8-розрядний АЦП (4 канали); послідовний порт SCI; програмувальний монітор джерела живлення; 13 програмувальних входів/виходів, з яких п'ять - з високою навантажувальною здатністю (використовуються як виходи чи таймера як входи для клавіатури), чотири можуть використовуватися як входи АЦП, два - як входи/виходи SCI.

1.8. Мікроконтролери інших провідних фірм

Приведений огляд 8-розрядних мікроконтролерів безумовно варто доповнити короткими зведеннями про інших фірми-виробників [7].

Hitachi. Сімейство H8/300 і H8/300L (зі зниженою напругою живлення) представлено більш ніж 60 модифікаціями. Мікроконтролери H8/300 мають велика кількість програмувальних входів/виходів і випускаються в корпусах з 64/80/100/144 виводами. У мікроконтролерах H8/300 реалізований широкий спектр вбудованих периферійних пристроїв, у числі яких 8- і 10-розрядні АЦП (від 8 до 12 каналів), що дозволяє використовувати їх у самих різних програмах. Деякі з модифікацій H8/300 мають вбудовану флеш-пам’ять.

Mitsubishi. Сімейство 740, реалізоване на базі фон-нейманівської архітектури, включає сотні модифікацій мікроконтролерів. Більшість мікроконтролерів орієнтовані на спеціалізовані застосування з рідиннокристалічними дисплеями, із клавіатурою, у тілі- і відеоапаратурі, у керованих джерелах живлення, у промислових системах керування технологічними процесами (контролер CAN-шини) і як периферійні пристрої (контролер USB-шини). Мікроконтролери сімейства 740 мають багато загального з мікроконтролерами 68HC05/08 фірми Motorola.

National Semiconductor. В усіх мікроконтролерах сімейства COP8 у якості базового використовується процесорне ядро на основі модифікованої гарвардської архітектури. Більшість простих інструкцій виконується протягом одного машинного такту (1 мкс). Сімейство COP8 представлене декількома модифікаціями: COP8ACC, COP888x, COP888FH і COP888EB. У COP8ACC є програмувальний 16-розрядний АЦП (12 розрядів, час перетворення 410 мкс). У COP888x (9 моделей) мається три багатофункціональних таймери, повнодуплексний UART-порт, два аналогових компаратори, а в COP888FH — убудований блок апаратного множення/розподілу. Мікроконтролер COP888EB відрізняється від інших вбудованим контролером CAN-шини.

NEC. Випускає більш 200 модифікацій мікроконтролерів сімейства К (К0, KOS, K4). Усі модифікації реалізовані на базі єдиної архітектури і програмно сумісні між собою. Мікроконтролери К0 і KOS випускаються з різним набором периферійних пристроїв: з контролером рідиннокристалічних дисплеїв; з АЦП (8 чи 10 розрядів, 8 каналів); контролерами CAN- чи USB-шини; ШІМ-генераторами для керування електродвигунами.

OKi. Мікроконтролери сімейства 65К поєднують 8-розрядну шину даних і 8-розрядне процесорне ядро, у якому реалізовано 83 інструкції, сумісних на рівні кодів з інструкціями 8051, але для того, щоб у мікроконтролерах 65К використовувати програмний код, написаний для 8051, у коді потрібно виконати деякі зміни, після чого його можна використовувати в мікроконтролерах

сімейства 65К. До периферійних пристроїв відносяться: АЦП (8 розрядів, 8 каналів), модуль таймерів (з можливістю формування ШІМ-сигнала), послідовний порт (USART). Мінімальна робоча напруга харчування складає 2.7 В. Мікросхеми мікроконтролерів випускаються в корпусах типу 40/44/64/68-DIP/QFP.

Samsung. Крім мікроконтролерів SAM86, реалізованих на базі процесорного ядра Z8 фірми Zilog, випускаються також мікроконтролери SAM88 з удосконаленим процесорним ядром. Мінімальний час виконання більшості інструкцій складає 750 не при тактовій частоті 8 МГц (в окремих модифікаціях 25 МГц). До убудованих периферійних пристроїв відносяться: АЦП (8 чи 10 розрядів, від 4 до 12 каналів), широкий набір таймерів (ШИМ-сигнал), контролери послідовних інтерфейсів (DART, SCI, PC). Самі недорогі модифікації випускаються в корпусах з 16/18/20/32/40 виводами.

Scenix Високопродуктивні мікроконтролери сімейства SX включають процесорне ядро з RISC архітектурою і програмувальну в системі флеш-пам’ять програм. Більшість інструкцій SX сумісні на рівні кодів з інструкціями, реалізованими в мікроконтролерах PICmicro. У процесорному ядрі SX передбачені окремі шини для вибірки інструкцій і даних. Під час виконання поточної інструкції (приміром, вибірка даних з пам'яті) процесорне ядро може робити вибірку наступної інструкції з пам'яті. Чотириступінчатий конвеєр (вибірка, декодування, виконання, запис) збільшує продуктивність процесорного ядра, що може виконувати 41 інструкцію. Сімейство SX представлене мікроконтролерами SX18AC, SX18AC75, SX28C, SX28AC75 з тактовою частотою до 75 Мгц і SX48BD, SX52BD, SX52BD100 з тактовою частотою 100 Мгц. У залежності від модифікації в мікроконтролерах SX може бути реалізоване від 12 до 40 програмувальних входів/виходів, "сторожовий" таймер і різні таймери/лічильники.

STMicroelectronics. Сімейство мікроконтролерів ST6 призначено для застосування в системах контролю й обробки аналогових сигналів. Через низьку

продуктивність ST6 навряд чи можуть сьогодні становити інтерес для розроблювачів. Мікроконтролери сімейства ST9 - самі продуктивні з мікроконтролерів, що випускаються фірмою STMicroelectronics. До складу ST9 входять: CPU; реєстровий файл; контролери переривань і прямого доступу до пам'яті; модуль керування пам'яттю (MMU), що дозволяє адресуватися до 4 Мбайтам пам'яті програм і даних. ST9 включають широкий набір периферійних пристроїв: багатофункціональний блок 16-розрядних таймерів; АЦП (8 розрядів, 8 каналів); "сторожовий" таймер; монітор джерела харчування; ФАПЧ. Мікроконтролер ST92141 містить спеціальний таймер для керування трифазними двигунами перемінного струму.

Toshiba випускає двох різновидів мікроконтролерів: сімейство універсальних мікроконтролерів TLCS-90, у яких реалізований базовий набір інструкцій мікропроцесора Z80, і спеціалізовані - TLCS-870. У модифікаціях TLCS-90 можуть бути реалізовані: АЦП (8 розрядів, 8-16 каналів), модуль таймерів, контролер послідовних інтерфейсів (SCI, UART), контролер крокового двигуна. У модифікації TLCS-870 включені периферійні пристрої, що дозволяють застосовувати його в телевізійної, відео- і аудіотехніці, телефонії і т.п.

Xemics. Архітектура 8-розрядних мікроконтролерів CoolRISC базується на гарвардській архітектурі. У процесорному ядрі, що може адресуватися до 64 кбайтам пам'яті чи програм даних, реалізовані 32 прості інструкції довжиною 22 розряду. Триступінчастий конвеєр забезпечує виконання більшості інструкцій, включаючи умовні переходи і множення, протягом одного машинного такту. До вбудованих периферійних пристроїв відносяться: монітор джерела живлення, стабілізатор напруги, АЦП із програмувальним підсилювачем, ЦАП, таймери, UART-порт, тактовий генератор. Напруга живлення CoolRISC від 1.2 до 5.5 В. Вбудована пам'ять - типу RAM чи OTP.

РОЗДІЛ 2. РОЗРОБКА СТРУКТУРНОЇ СХЕМИ ПІДСИСТЕМИ І ВИБІР ЕЛЕМЕНТІВ

2.1. Розробка структурної схеми підсистеми

Мікропроцесорна підсистема для збору даних повинна виконувати наступні функції:

- вибір відповідного вхідного каналу;
- аналого-цифрове перетворення вхідного сигналу з обраного аналогового каналу;
- вимірювання частоти імпульсів з частотного каналу;
- передача отриманих даних по послідовному каналу;
- перетворення рівнів напруги, тобто узгодження вихідних сигналів мікроконтролера з рівнями напруги інтерфейсу RS-232.

Відповідно до визначених функцій, будується структурна схема підсистеми (рис. 2.1).

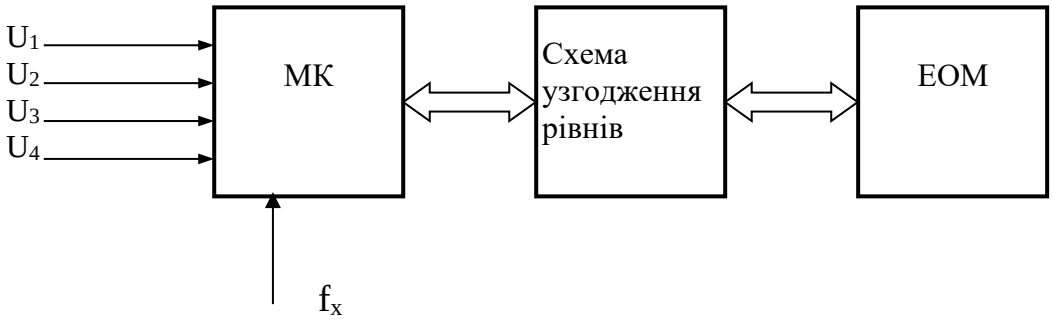


Рисунок 2.1 - Структурна схема підсистеми

Мікроконтролер (МК) має вбудований аналого-цифровий перетворювач на кілька каналів. Для вибору каналу використовується, також вбудований, аналоговий мультиплексор. Тобто номер каналу задається програмно, при цьому відповідний канал аналоговим мультиплексором комутується з входом аналого-цифрового перетворювача, який виконує перетворення вхідного аналогового сигналу у цифровий код. Отримане двійкове слово передається в лінію зв’язку

вбудованим універсальним асинхронним приймачем-передавачем. Вихідний сигнал МК узгоджується з інтерфейсом RS-232 схемою узгодження рівнів. Отриманий сигнал через COM порт передається в ЕОМ.

2.2. Вибір мікроконтролера

Для реалізації задач дипломного проекту використовується 8-розрядний мікроконтролер фірми Atmel серії AT90S4433.

КМОН мікроконтролери AT90S4433 реалізовані по AVR RISC архітектурі (Гарвардська архітектура з роздільною пам'яттю і роздільними шинами для пам'яті програм і даних). Виконуючи команди за один тактовий цикл, прилади забезпечують продуктивність, що наближається до 1 MIPS/МГЦ.

AVR ядро об'єднує потужну систему команд з 32 8-розрядними регістрами загального призначення і конвеєрне звернення до пам'яті програм. Шість з 32 регістрів можуть використовуватися як три 16-розрядних регістра-покажчика при побічній адресації простору пам'яті. Виконання відносних переходів і команд виклика реалізується з прямою адресацією всього обсягу (4К) адресного простору. Адреси периферійних функцій містяться в просторі пам'яті вводу/виводу. Архітектура ефективно підтримує як мови високого рівня, так і програми на мовах асемблера.

Мікроконтролери містять: 4 Кбайт програмованого Flash, 128 байт СОЗУ і 256 байт програмованого ЕСППЗУ, 20 ліній вводу/виводу загального призначення, 32 регістри загального призначення, два таймера/лічильника з режимом захоплення і порівняння, 6-канальний 10-розрядний аналого-цифровий перетворювач, систему внутрішніх і зовнішніх переривань, програмований послідовний UART, програмований сторожовий таймер з внутрішнім генератором, послідовний порт з інтерфейсом SPI. Програмно управляються два режими енергозбереження. В пасивному режимі (idle) ЦПУ зупиняється, але СОЗУ, таймери/лічильники, порт SPI, сторожовий таймер і система переривань залишаються активними. В стоповому режимі (power down) зупиняється

тактовий генератор і, отже зупиняються всі функції, доки не надійде сигнал зовнішнього переривання або апаратного скидання, але зберігається вміст регістрів.

Вбудована Flash пам'ять програм може перепрограмовуватися безпосередньо в системі шляхом інтерфейсу SPI (в послідовному низьковольтному режимі) або програмуватися стандартними програматорами енергонезалежної пам'яті (в 12-вольтовому паралельному режимі).

Максимальне споживання приладів в активному режимі складає 3.0 мА і в пасивному режимі 1.2 мА (при VCC =3 В і f = 4 МГЦ). В стоповому режимі, при працюючому сторожовому таймері, мікроконтролер споживає 15 мкА.

Об'єднання на одному кристалі вдосконаленого 8-розрядного RISC ЦПУ з Flash ПЗУ, яка завантажується дозволило фірмі створити потужний мікроконтролер, що забезпечує високу гнучкість і економічність в використанні.

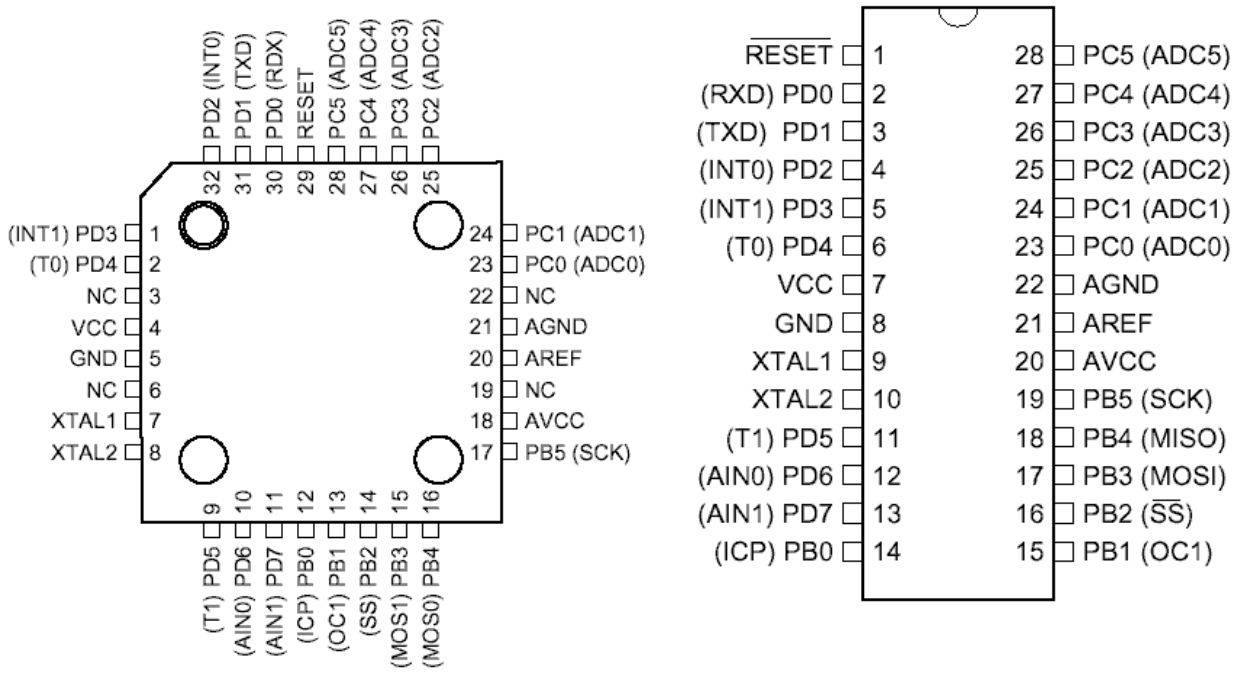


Рисунок 2.2 - Розводка виводів приладу в якості вбудованого контролера

Port B (PB5... PB0) 6-розрядний двунаправлений порт I/O із вбудованими навантажувальними резисторами. Вихідні буфери забезпечують втікаючий струм 20 мА. При використанні виводів порта в якості входів і установці зовнішнім сигналом в низький стан, струм буде витікати тільки при підключених

вбудованих навантажувальних резисторах. Порт B використовується також при реалізації різноманітних спеціальних функцій.

Port C (PC5... PC0) 6-розрядний двунаправлений порт I/O із вбудованими навантажувальними резисторами. Вихідні буфери забезпечують втікаючий струм 20 мА. При використанні виводів порта в якості входів і установці зовнішнім сигналом в низький стан, струм буде витікати тільки при підключених вбудованих навантажувальних резисторах. Входи порта використовуються також як аналогові входи аналого-цифрового перетворювача.

Port D (PD7.. PD0) 8-розрядний двунаправлений порт I/O із вбудованими навантажувальними резисторами. Вихідні буфери забезпечують втікаючий струм 20 мА. При використанні виводів порта в якості входів і установці зовнішнім сигналом в низький стан, струм буде витікати тільки при підключених вбудованих навантажувальних резисторах. Порт D використовується також при реалізації різноманітних спеціальних функцій.

RESET Вхід скидання. Для виконання скидання необхідно утримувати низький рівень на вході протягом двох машинних циклів.

XTAL1 Вхід інвертуючого підсилювача генератора і вхід схеми вбудованого генератора тактової частоти.

XTAL2 Вихід інвертуючого підсилювача генератора.

AVCC Напруга живлення аналого-цифрового перетворювача. Вивод під’єднується до зовнішнього VCC через низькочастотний фільтр.

AREF Вхід аналогової напруги порівняння для аналого-цифрового перетворювача. На цей вивод, для забезпечення роботи аналого-цифрового перетворювача, подається напруга в діапазоні між AGND і AVCC.

AGND Цей вивод повинен бути під’єднаний до окремої аналогової землі, якщо плата оснащена нею. В іншому випадку вивод під’єднується до загальної землі.

2.3. Вбудований аналого-цифровий перетворювач

Мікроконтролери AT90S4433 оснащені 10-розрядним ADC послідовного наближення. ADC під'єднано до 6-розрядного аналогового мультиплексора, що дозволяє використати будь-який вивод порта C в якості входу ADC. ADC містить підсилювач вибірки/зберігання, що утримує напругу входу ADC під час перетворення на незмінному рівні. Блок-схема ADC представлена на рис. 2.3. Для живлення ADC використовуються два окремих виводи: AVCC і AGND. Вивод AGND повинен бути під'єднаний до GND а напруга AVCC не повинна відрізнятися від напруги VCC більш ніж на 0.4 В.

Зовнішня напруга порівняння подається на вивод AREF і повинна бути в діапазоні від 2.7 В до AVCC.

Робота аналого-цифрового перетворювача

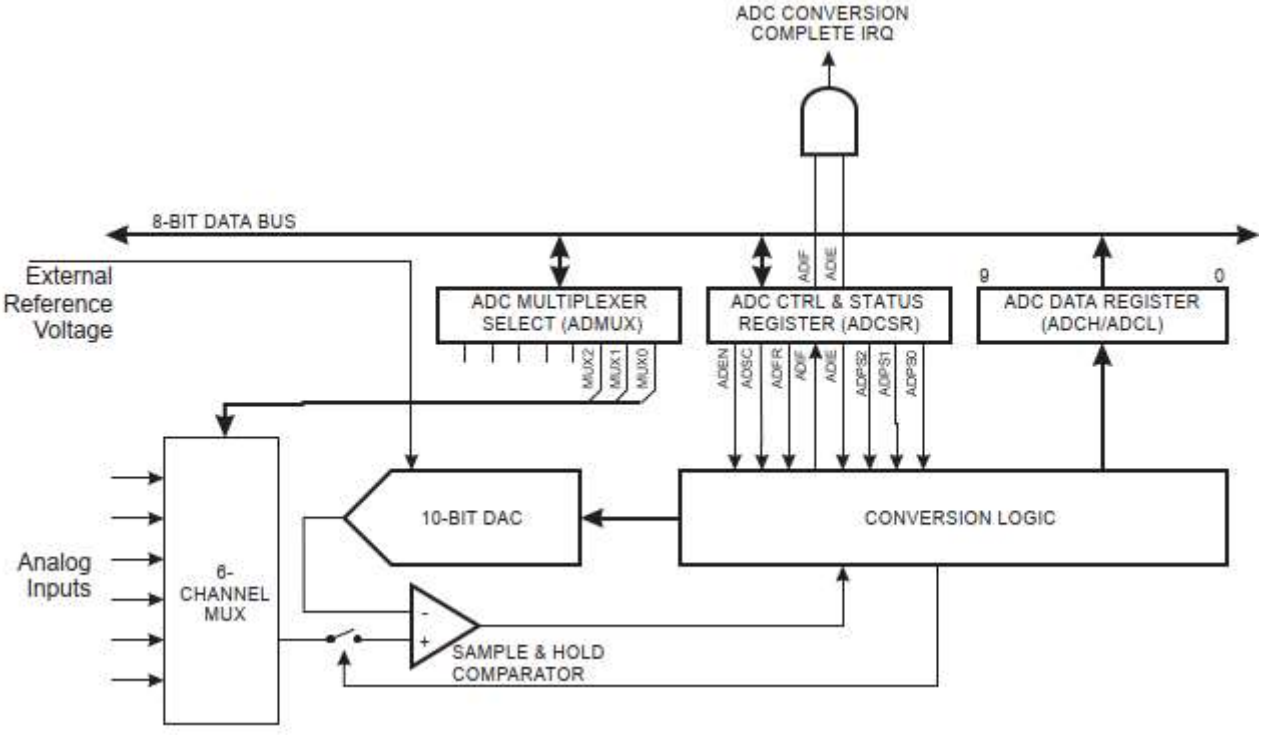


Рисунок 2.3 - Блок-схема аналого-цифрового перетворювача

Аналого-цифровий перетворювач може працювати в двох режимах: режимі однократного перетворення і режимі циклічного перетворення. В режимі однократного перетворення кожне перетворення ініціюється користувачем. В режимі циклічного перетворення ADC здійснює вибірку і оновлення вмісту

регістру даних ADC безупинно. Вибір режиму виробляється бітом ADFR регістру ADCSR.

Робота ADC дозволяється установкою в стан 1 біту ADEN в регістрі ADCSR. Першому перетворенню, що починається після дозволу ADC, передує порожнє ініціалізуюче перетворення. На користувачі це відбивається лише тим, що перше перетворення буде займати 27 тактових циклів, замість звичайних 14.

Перетворення починається з установки в стан 1 біта початку перетворення ADSC. Цей біт знаходиться в стані 1 протягом всього циклу перетворення і скидається, по завершенні перетворення, апаратно. Якщо в процесі виконання перетворення виконується зміна каналу даних, те ADC спочатку закінчить поточне перетворення і лише потім виконає перехід до іншого каналу.

Оскільки ADC формує 10-розрядний результат, то по завершенні перетворення результуючі дані розміщуються в двох регістрах даних ADCH і ADCL. Для забезпечення відповідності результуючих даних рівню, що зчитується використовується спеціальна логіка захисту. Цей механізм працює слідуючим чином: при зчитуванні даних першим повинен бути зчитаний регістр ADCL. Як тільки ADCL зчитаний звернення ADC до регістрів даних блокується. Таким Чином, якщо після зчитування стану ADCL, але до зчитування ADCH, буде завершене наступне перетворення, жоден з регістрів не буде оновлений і записаний раніше результат не буде викривлений. Звернення ADC до регістрів ADCH і ADCL дозволяється по завершенні зчитування вмісту регістру ADCH.

ADC має своє власне переривання, що може бути активоване по завершенню перетворення. Коли звернення ADC до регістрів заборонено, в процесі зчитування регістрів ADCL і ADCH, переривання буде активуватися, навіть якщо результат буде втрачений.

2.4. Вбудований універсальний асинхронний приймач-передавач

Мікроконтролери AT90S4433 оснащені повно-дуплексними універсальними приймачами-передавачами (UART). Їхні основні можливості

наступні: генератор забезпечує будь-яку швидкість передачі інформації в бодах; висока швидкість передачі при низькій частоті XTAL; 8-розрядний або 9-розрядний формати даних; фільтрація шуму; визначення переповнення; визначення помилок формування кадрів; детектування біта неправдивого старту; три окремих переривання: по завершенню передачі (TX Complete), по порожньому регістру даних, що передаються (TX Data Register Empty) і по завершенню прийому (RX Complete). Блок-схема передавача UART показана на рис. 2.4.

Передача даних зініціюється записом даних, що передаються, в регістр даних I/O UART (UDR). Дані пересилаються з UDR в зсувний регістр передачі в наступних випадках:

- Новий символ записаний в UDR після того як був виведений з регістру стоповий біт символу, що передував. Зсувний регістр завантажується негайно.
- Новий символ записаний в UDR раніше, ніж був виведений стоповий біт символу, що передував. Зсувний регістр завантажується після виходу стопового біту символу, що передається, який знаходиться в зсувному регістрі.

Якщо з 10 (11)-розрядного зсувного регістру передачі виведена вся інформація (зсувний регістр передачі порожній) дані з UDR пересилаються в зсувний регістр. В цей час встановлюється біт UDRE (UART Data Register Empty) регістру статусу UART (USR). При встановленому в стан 1 біті UDRE UART готов прийняти наступний символ. Запис в UDR очищає біт UDRE. В той самий час, коли дані пересилаються з UDR в 10 (11)-розрядний зсувний регістр, біт 0 зсувного регістру скидається в стан 0 (стан 0 - стартовий біт) а біт 9 або 10 встановлюється в стан 1 (стан 1 - стоповий біт). Якщо в регістрі управління UART (UCR) встановлений біт CHR9 (тобто вибраний режим 9-розрядного слова даних), то біт TXB8 регістру UCR пересилається в біт 9 зсувного регістру передачі.

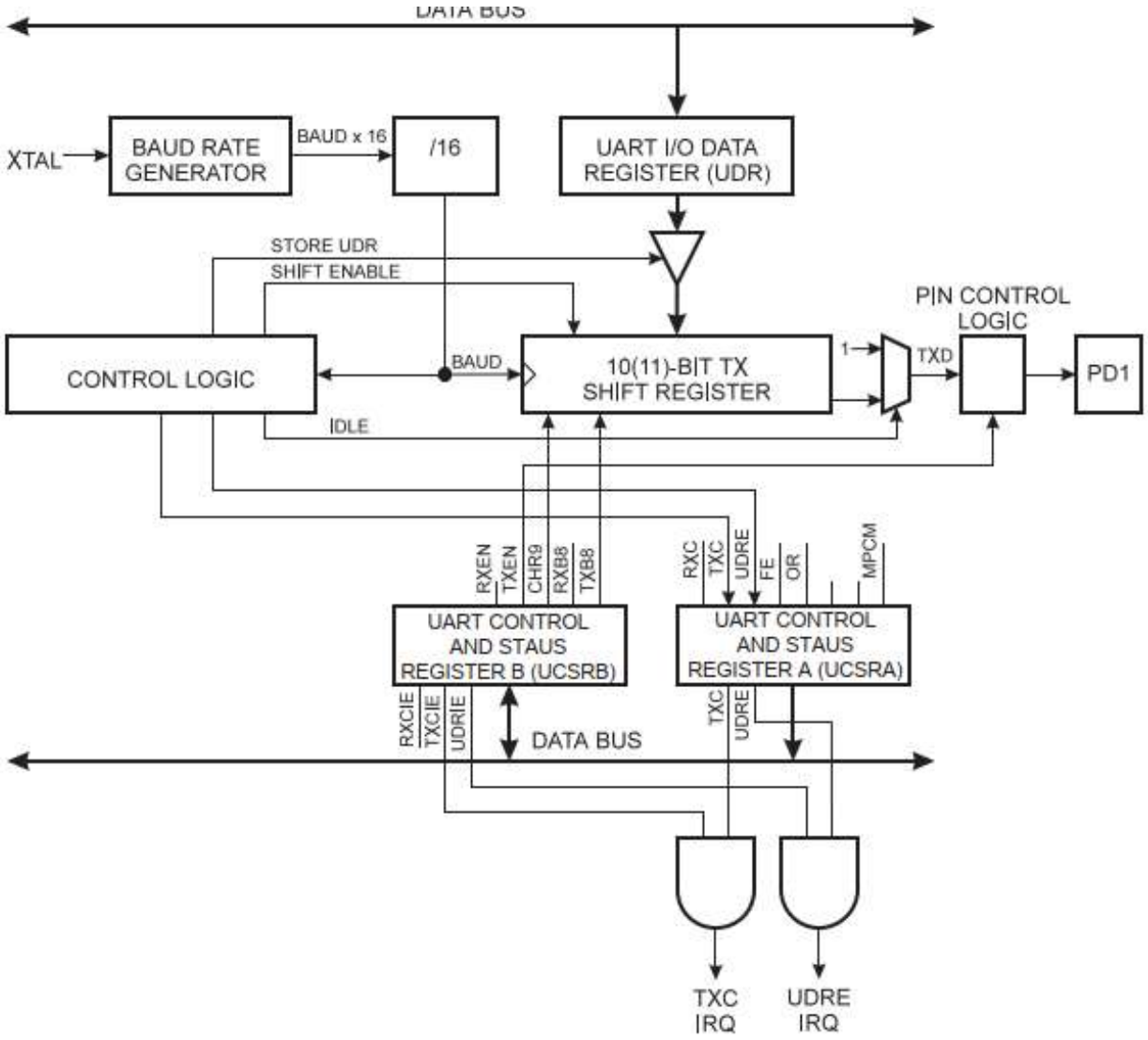


Рисунок 2.4 - Передавач UART

Відразу після пересилання даних в зсувний регістр тактом бод-генератора стартовий біт зсувається на вивід TXD. За ним слідує LSB даних. Коли буде виданий стоповий біт зсувний регістр завантажується новою порцією даних, якщо вона була записана в UDR під час передачі. В процесі завантаження біт UDRE знаходиться в встановленому стані. Якщо ж нові дані не будуть завантажені в UDR до видачі стопового біту, прапор UDRE залишається встановленим. В цьому випадку, після того як стоповий біт буде знаходитись на виводі TXD протягом одного такту, в регістрі статусу UART (USR) встановлюється прапор завершення передачі TXC (TX Complete Flag).

Встановлений в стан 1 біт TXEN регістру UCR дозволяє передачу UART. При очищеному біті TXEN (скинутому в стан 0) вивод PD1 може бути використаний в якості виводу I/O загального призначення. При встановленому біті TXEN передавач UART підключається до PD1 і використає його в якості виводу виходу, незалежно від установки біту DDD1 в DDRD.

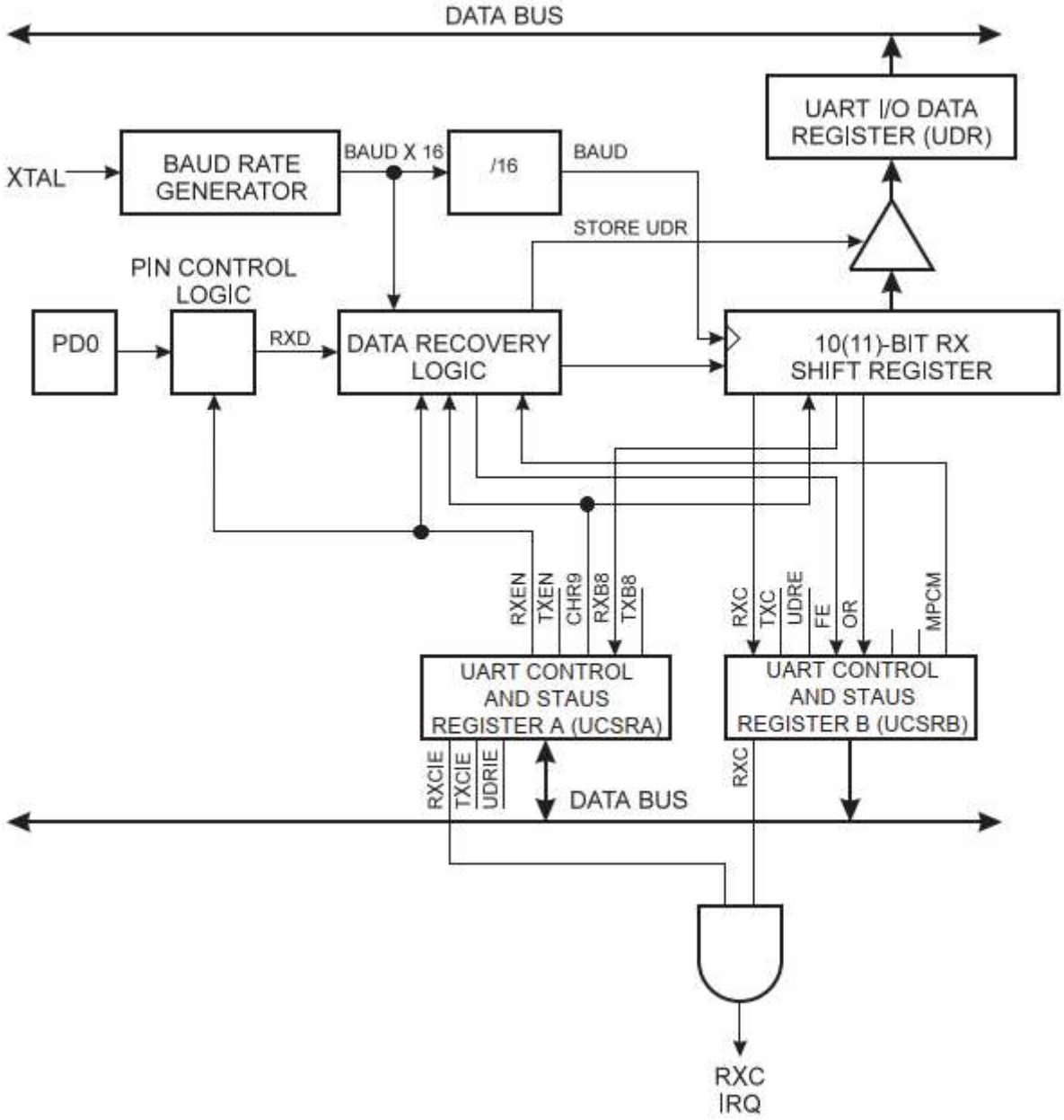


Рисунок 2.5 - Приймач UART

Якщо ж був виявлений дійсний стартовий біт, то починає вироблятися вибірка наступних за стартовим бітом інформаційних бітів. Ці біти також тестуються на вибірках 8, 9 і 10. Логічний стан біту приймається по двом і більше

(з трьох) однаковим станам вибірок. Всі біти вводяться в зсувний регістр приймача з тим значенням, що було визначене тестуванням вибірок. Тестування вибірок бітів символів, що приймаються показане на рис. 2.6.

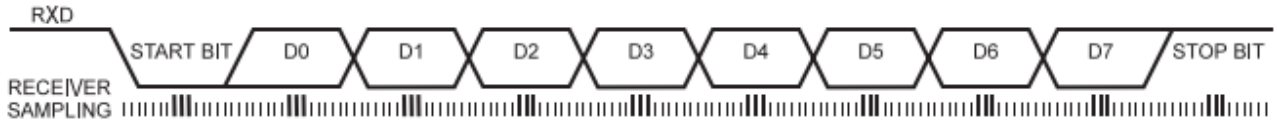


Рисунок 2.6 - Тестування виборок даних, що приймаються

Логіка відновлення даних виробляє вибірку станів виводу RXD з частотою в 16 раз більшою, ніж частота бодів. При знаходженні лінії в пасивному стані одиночна вибірка нульового логічного рівня буде інтерпретуватися як падаючий фронт стартового біту і буде запущена послідовність детектування стартового біту. Вважається, що перша вибірка виявила перший нульовий логічний рівень імовірного стартового біту. На виборках 8, 9 і 10 приймач знову тестує вивод RXD на зміну логічних станів. Якщо дві або більш з цих трьох виборок виявлять логічні 1, то даний імовірний стартовий біт відкидається як шумовий сплеск і приймач почне виявляти і аналізувати наступні переходи з 1 в 0.

При надходженні стопового біта необхідно щоб не менше двох вибірок з трьох підтвердили прийом стопового біта (показали високий рівень). Якщо ж дві або більш вибірок покажуть стан 0, то, при пересиланні прийнятого байта в UDR, в регістрі статусу UART (USR) встановлюється біт помилки кадру FE (Framing Error). Для відкриття помилки кадру користувач перед читанням регістру UDR повинен перевіряти стан біту FE. Прапор FE очищається при зчитуванні вмісту регістру даних UART (UDR). Незалежно від того прийнятий правильний стоповий біт або ні, дані пересилаються в регістр UDR і встановлюється прапор RXC в регістрі статусу UART (USR). Регістр UDR фактично є двома фізичними окремими регістрами, один з яких служить для передачі даних, а інший для прийому. При зчитуванні UDR звернення ведеться до регістру прийому даних, при записі звернення ведеться до регістру передачі. Якщо вибраний режим

обміну 9-розрядними словами даних (встановлений біт CHR9 регістру UCR), при пересиланні даних в UDR біт RXB8 регістру UCR завантажується в біт 9 зсувного регістру передачі. Якщо після отримання символу до регістру UDR не було звернення, починаючи з останнього прийому, в регістрі UCR встановлюється прапор переповнення (OR). Це означає, що нові дані, що пересилаються в зсувний регістр не можуть бути передані в UDR і втрачені. Біт OR буферований і доступний тоді, коли в UDR читається байт вірогідних даних. Користувачу, для відкриття переповнення, необхідно завжди перевіряти прапор OR після зчитування вмісту регістру UDR.

При очищеному (скинутому в логічний стан 0) біті RXEN регістру UCR приймач заборонений. Це Означає, що вивід PD0 може використовуватися в якості виводу I/O загального призначення. При встановленому біті RXEN, приймач UART підключається до виводу PD0, що працює як вивід входу, незалежно від установки біту DDD0 в DDRD.

При установці UART виводу PD0 на роботу в якості входу, біт PORTD0 може використовуватися для управління навантажувальним резистором виводу.

2.5. Вибір перетворювача рівнів сигналу

За стандартною логікою одиниця представляється рівнем напруги від 2,4 до 5 В, а нуль – від 0 до 0,8 В. Проте, при передачі по каналу RS-232 нуль та одиниця кодуються однаковими за величиною (від 5 до 12 В), але різними за знаком сигналами.

Так як для передач по RS-232 стандартні логічні сигнали повинні бути перетворені в сигнали другого рівня, необхідно передбачити у схемі відповідні засоби перетворення. Десять років тому, для цієї мети використовувались спеціальні каскади з трьох-чотирьох транзисторів, пари діодів і майже десятка резисторів. Зараз ситуація значно змінилась: провідні виробники мікросхем повністю завершенні перетворювачі, які потребують мінімальної кількості додаткових елементів. До них відносяться MAX202E від MAXIM і повністю їй

ідентична AD232 від Analog Devices. Всередині обидві мікросхеми містять перетворювач напруги +5 В у ±10 В і каскади, що здійснюють перетворення логічних сигналів стандартного рівня у сигнали рівня по стандарту RS-232. Кожна з цих мікросхем містить перетворювачі логічного рівня для двох приймачів та двох передатчиків.

РОЗДІЛ 3. РОЗРОБКА АЛГОРИТМІЧНОГО ТА ПРОГРАМНОГО ЗАБЕЗПЕЧЕННЯ ПІДСИСТЕМИ ЗБОРУ ТА ОБРОБКИ ДАНИХ

3.1. Алгоритмічне забезпечення мікропроцесорного частотоміра

При безпосередньому (прямому) вимірюванні частоти періодичного сигналу найвагомішими є дві складові похибки - міри і порівняння. Похибки міри визначається нестабільністю частоти кварцового генератора. Ця складова похибки може бути відчутною при вимірюванні дуже високих частот. Похибка порівняння визначається, головним чином, похибкою квантування $\delta_к$. При вимірюванні низьких частот похибка квантування є визначаючою складовою похибки вимірювання. Наприклад, якщо вимірюється частота $f_x = 10$ Гц при $T_0 = 1$ с, то максимальна похибка квантування

$$\delta_{кч} = \frac{100\%}{f_x T_0} = \frac{100\%}{10 \cdot 1} = 10\%,$$ що неприпустимо.

Таким чином, через великі похибки квантування низькі частоти безпосередньо вимірюються цифровим частотоміром із невисокою точністю. Тому розв’язання завдання зменшення впливу похибки квантування на результати вимірювання завжди було одним із важливих напрямів розробки цифрової частотовимірювальної техніки. Перед тим як розглядати мікропроцесорний частотомір, який розв’язує вказане завдання, зупинимось на чотирьох способах зменшення похибки квантування при вимірюванні частоти:

1. Збільшення тривалості еталонного часового інтервалу Т, тобто часу вимірювання. Але можливості такого способу обмежені, оскільки для одержання малої похибки квантування (наприклад, $\delta_к = 0{,}01\%;\ f_x = 10$ Гц) потрібний дуже великий час вимірювання:

$$T_0 = \frac{100\%}{\delta_{кч} f_x} = \frac{100\%}{0.01 \cdot 10} = 1000 \quad c.$$

2. Збільшення числа імпульсів, що квантують еталонний часовий інтервал T_0, який досягається множенням вимірюваної частоти f_x. Виконання даного

способу поєднано із застосуванням додаткового блоку помножувача частоти, що ускладнює і підвищує вартість апаратурної частини.

3. Врахування випадкової природи похибки квантування. Припускається проведення багаторазових вимірювань і усереднення їх результатів. Це ефективний шлях зменшення впливу випадкової похибки на результат вимірювання.

4. Безпосереднє вимірювання періоду досліджуваного сигналу з наступним обчисленням частоти $f_x = 1/T_x$. Цей шлях дозволяє різко зменшити похибку квантування при вимірюванні низьких частот.

Щоб побачити ефект, який досягається, скористаємось наведеним раніше прикладом. Перейдемо до вимірювання періоду. Частота $f_x = 10$ Гц. Відповідний період T_x = 0.1 с. Сформуємо стробуючий імпульс тривалістю, що дорівнює періоду T_x і проквантуємо його імпульсами, частота проходження яких f_0 = 10 МГц (що, звичайно має місце в цифрових частотомірах). У цьому разі похибка квантування

$$\delta_{kn} = \frac{100\%}{T_x f_0} = \frac{100\%}{0.1 \cdot 10^7} = 10^{-4}\%.$$

Можна зробити висновок, що непряме вимірювання частоти $f_x = 1/T_x$ у даному разі дозволило різко підвищити точність порівняно а прямим вимірюванням частоти: похибка квантування зменшилась у 100000 разів.

Однак при вимірюванні високих частот (наприклад, f_x = 10^6 Гц, T_0 = 1 с, f_0 = 10 Гц) похибка квантування цифрового частотоміра

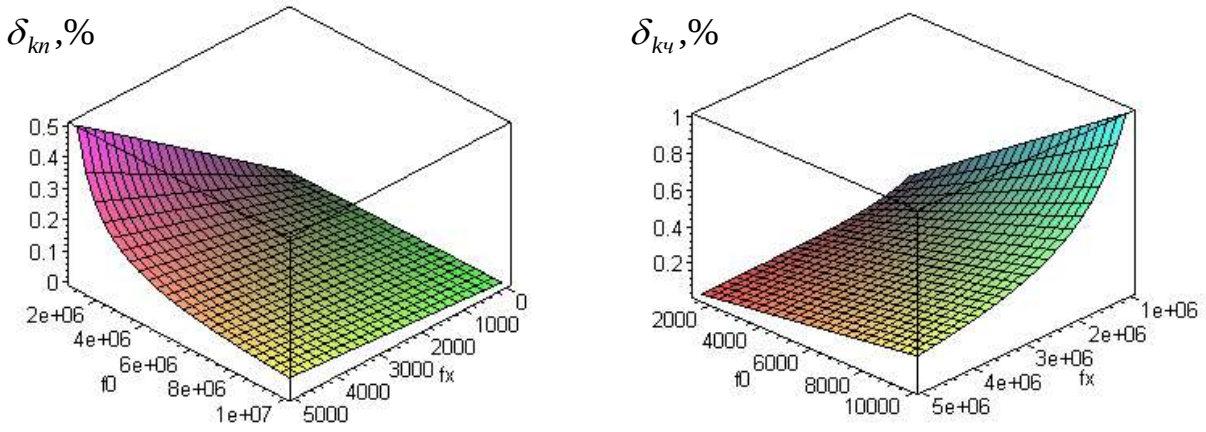
$$\delta_{kч} = \frac{100\%}{T_0 f_x} = \frac{100\%}{0.1 \cdot 10^6} = 10^{-4}\%,$$

а похибка квантування цифрового періодоміра надмірно зросте:

$$\delta_{kч} = \frac{100\% \cdot f_x}{f_0} = \frac{100\% \cdot 10^6}{10^7} = 10\%.$$

Таким чином, при дослідженнях періодичних процесів у широкому діапазоні частот для досягнення заданої точності доцільно в діапазоні високих

частот застосовувати цифровий частотомір, а в діапазоні низьких частот переходити до вимірювання періоду (рис. 3.1, *а*, *б*).



а) вимірювач періоду *б) вимірювач частоти*

Рисунок 3.1 - Визначення похибки мікропроцесорного частотоміра

Алгоритм роботи мікропроцесорного частотоміра, що дозволяє досліджувати періодичні процеси у широкому діапазоні, наведено на рис. 3.2. Спочатку настроюють програму на режим періодоміра. Встановлюють коефіцієнт подільника частоти *K*=1 і проводять вимірювання невідомої частоти f_x. Вимірювана частота подається на вхід аналогового компаратора. Аналоговий компаратор вибраний з тієї причини, що він має досить гнучку програмну обробку інформації: програміст може вибрати пряму програмну обробку або обробку за перериванням. За переднім фронтом імпульса на вході AIN0 аналогового компаратора запускають таймер на рахування імпульсів f_0/K. За наступним переднім фронтом імпульса на вході AIN0 аналогового компаратора (по закінченню періоду T_x) таймер мікроконтролера запиняють і підраховують кількість імпульсів N_x.

Якщо $N_x = 0$ (частота f_0 недостатня для спрацювання періодоміра), то задають за допомогою таймера часовий інтервал T_0 (наприклад, T_0=1 сек) і переходять в режим вимірювання частоти. Частоту обчислюють за формулою $f_x = N_x/T_0$.

Якщо $N_x \neq 0$, то перевіряють переповнення таймера мікроконтролера. При невиконанні цієї умови обчислюють частоту, інакше збільшують коефіцієнт подільника частоти $K = K + \Delta K$ і вертаються на вимірювання періоду. Частоту обчислюють за формулою $f_x = f_0/(N_x \cdot K)$. Структурна схема мікропроцесорного частотоміра, яка дозволяє реалізувати наведений алгоритм, подана на рис. 3.3.

3.2. Алгоритмічне забезпечення мікропроцесорного вольтметра

Мікропроцесорні вольтметри отримали широке поширення в техніці вимірювання на постійному і змінному струмі. У них найбільше повно здійснені переваги мікропроцесорних вимірювальних приладів: подальше підвищення точності, розширення вимірювальних можливостей, спрощення і полегшення керування, можливість одержання різних математичних функцій виміряних значень, статистична обробка результатів спостережень, самокалібрування і самодіагностика, підвищення надійності та економічності, можливість побудови програмувальних багатофункціональних приладів.

У самому загальному виді структурна схема мікропроцесорного вольтметра представлена на рис. 3.4, *а, б*.

Вхідний блок містить аналогові перетворювачі — це насамперед аттенюатор і підсилювач, але в деяких приладах до складу блоку може входити також вимірювальний перетворювач напруги перемінного струму в напругу постійного струму.

Обов'язковим вузлом кожного мікропроцесорного вольтметра є аналого-цифровий перетворювач (АЦП). Сучасна мікроелектронна техніка представляє розроблювачу вимірювальних приладів АЦП в інтегральному виконанні, що випускаються у виді інтегральних схем. Але не слід думати, що наявність АЦП і мікропроцесора цілком гарантує успішне створення приладу. Побудова мікропроцесорного вольтметра вимагає правильного вибору АЦП, що служить основним вимірювальним перетворювачем, раціонального вибору МП,

здійснення їхнього сполучення, визначення необхідних характеристик інших модулів МПС, розробки програмного забезпечення.

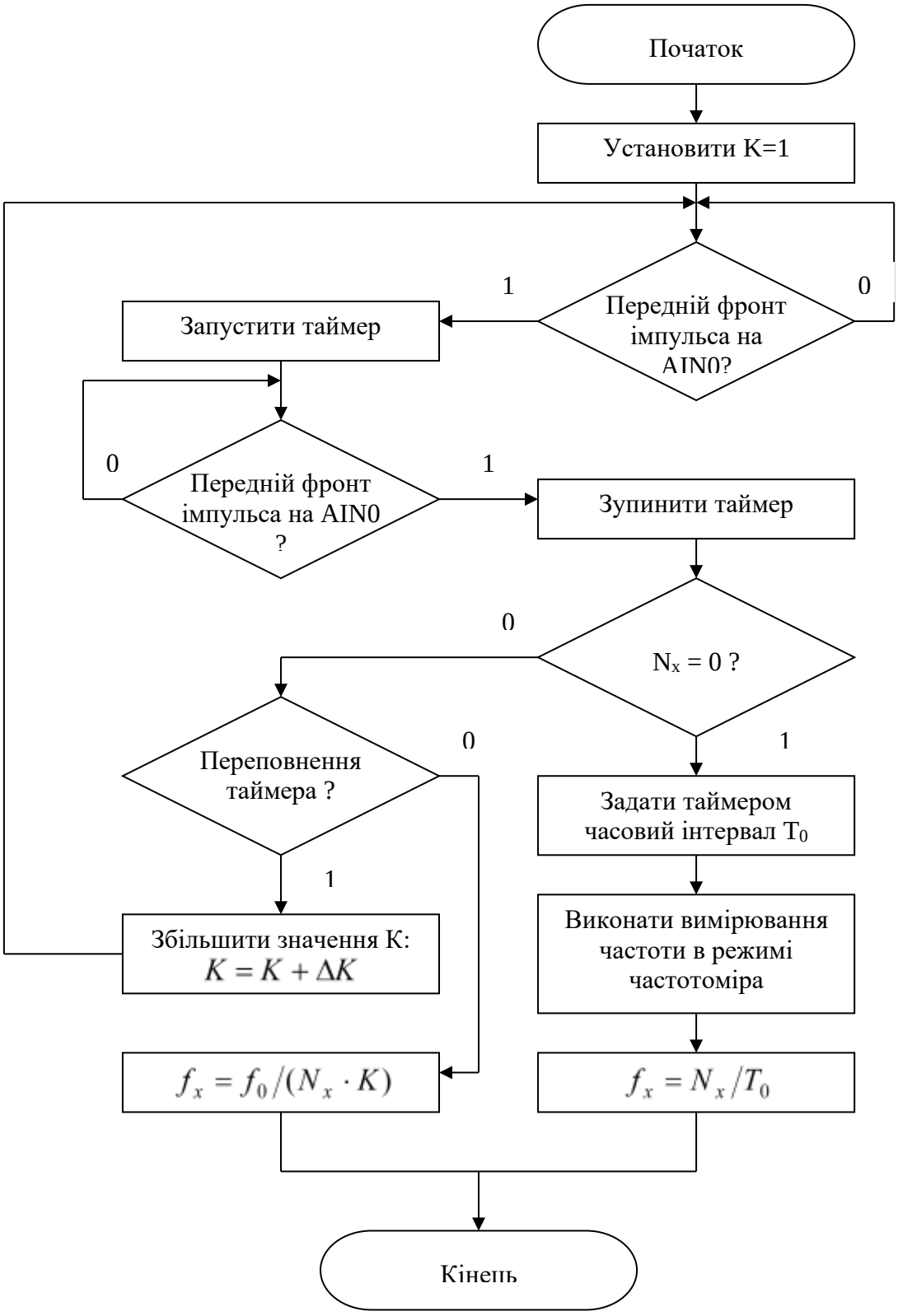


Рисунок 3.2 - Алгоритм виконання вимірювальної процедури у мікропроцесорному частотомірі

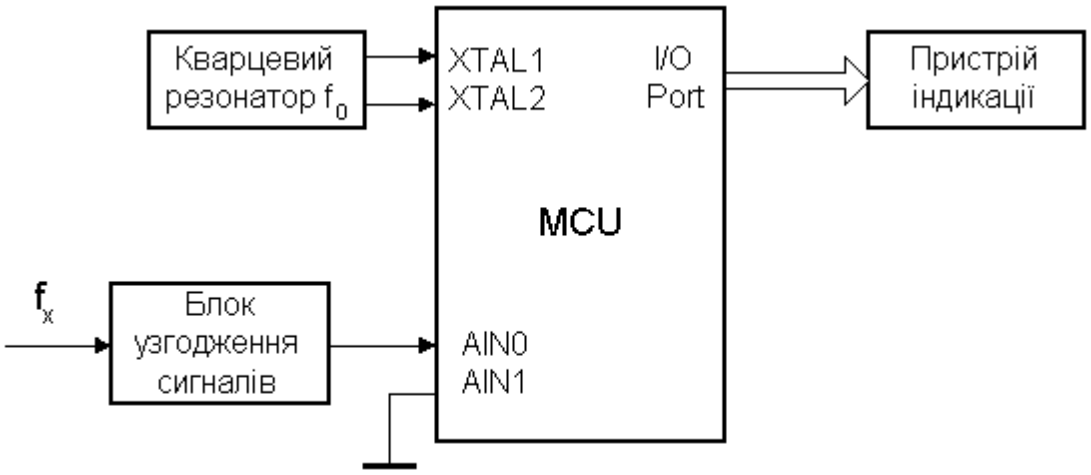


Рисунок 3.3 - Структурна схема мікропроцесорного частотоміра

Джерело опорної напруги використовується для задання стабілізованої опорної напруги U_0, відносно якої проводяться вимірювання в АЦП. Рівняння перетворення АЦП має вигляд:

$$N_X = \frac{U_X}{U_0} \cdot 2^n, \tag{3.1}$$

де n – розрядність АЦП.

Деякі мікроконтролери Atmel (Atmega603/103, AT90S4433, AT90S8535, ATtiny15) мають у своєму складі вбудований 10-розрядний АЦП із вхідним багатоканальним мультиплексором, що значно спрощує реалізацію вольтметрів. Для живлення АЦП в них використовуються два окремих виводи AVCC, AGND. Опорна напруга U_0 подається на вивід AREF.

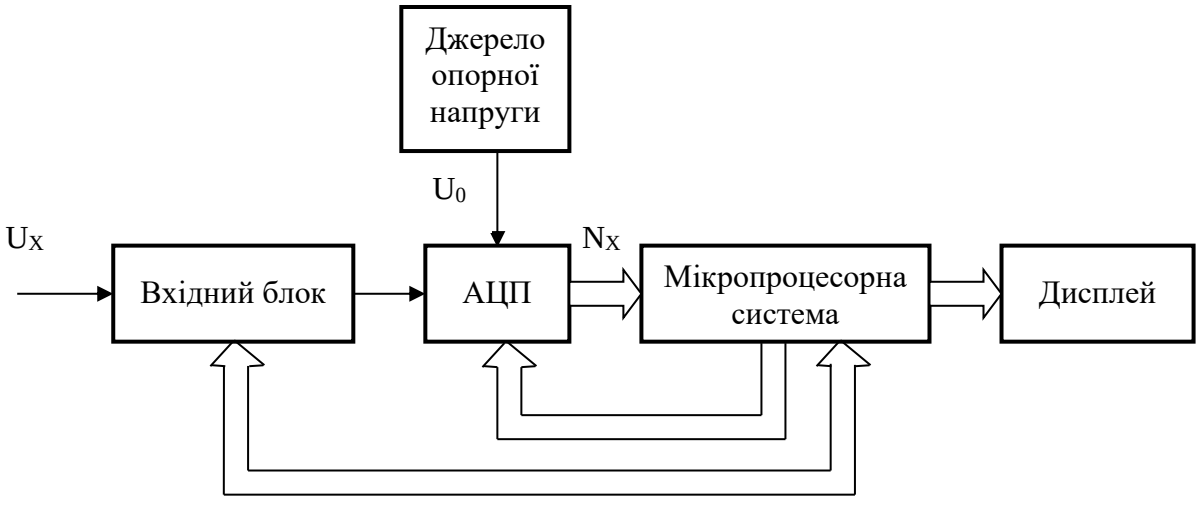


Рисунок 3.4 - Структурна схема мікропроцесорного вольтметра

Структурна схема вольтметра на основі мікроконтролера ATMEL представлена на рис. 4.5. АЦП може працювати в двух режимах: режимі однократного перетворення і режимі циклічного перетворення. В режимі однократного перетворення кожне перетворення ініціалізується програмою. В режимі циклічного перетворення АЦП здійснює виборку і поновлення вмісту регістра даних АЦП неперервно. Вибір режиму здійснюється установкою певних бітів в регістрі керування АЦП. На рис. 3.6 представлено алгоритм виконання вимірювальної процедури у мікропроцесорному вольтметрі.

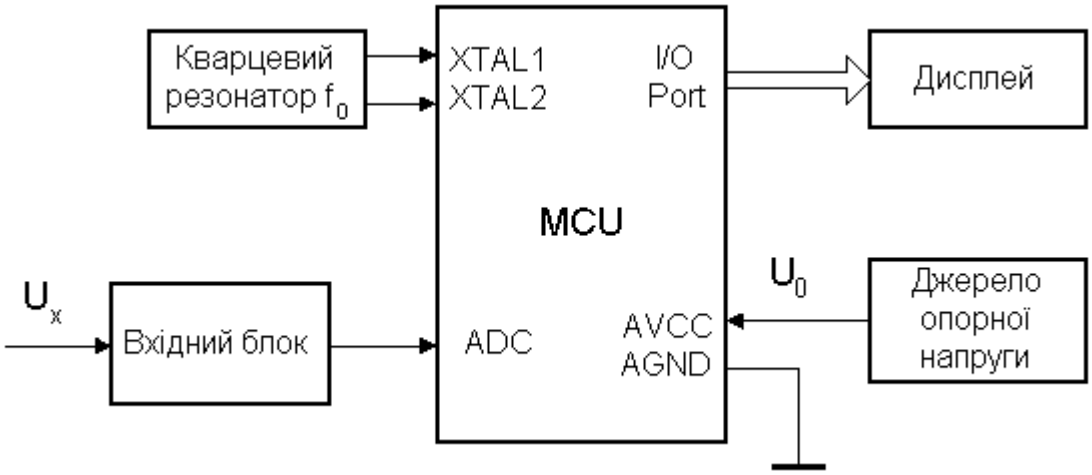


Рисунок 3.5 - Структурна схема мікропроцесорного вольтметра

Похибка квантування АЦП обчислюється як:

$$\delta_к = \frac{1}{N_x} \cdot 100\% = \frac{U_0}{U_x \cdot 2^n} \cdot 100\%. \qquad (3.2)$$

На рис. 3.7 представлено тривимірні залежності для визначення метрологічних характеристик АЦП.

В Додатках А і Б представлено розроблені структурну та принципову схеми підсистеми для збору даних.

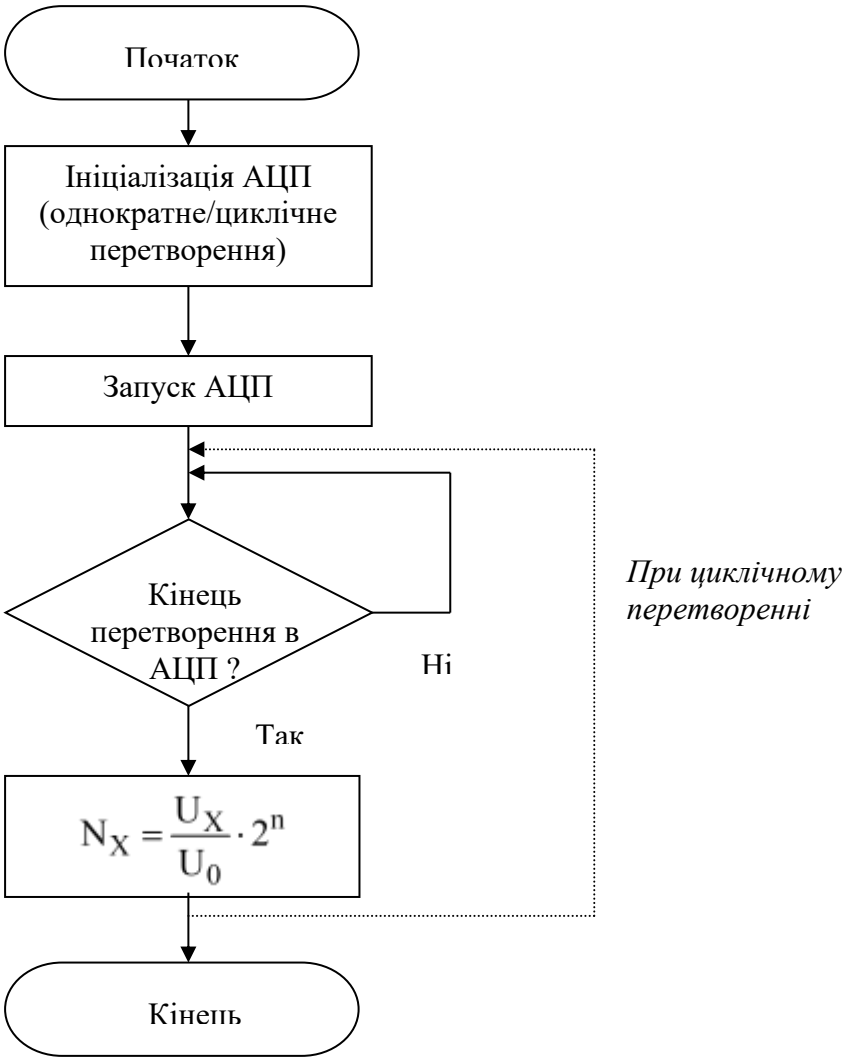


Рисунок 3.6 - Алгоритм виконання вимірювальної процедури у мікропроцесорному вольтметрі

3.3. Розробка програмного забезпечення для обміну інформацією із персональним комп'ютером

Розробимо програмне забезпечення для обміну інформацією між мікроконтролером та персональним комп'ютером на мові програмування С (Додаток В). Пояснимо принципи його роботи.

- У програмі використовуються дві основні функції: USART_init та USART_send.

- Функція USART_init встановлює налаштування для UART (Універсальний Асинхронний Приймач-Передавач). Наступні рядки

встановлюють швидкість передачі даних (BAUD_PRESCALLER), розраховану на основі вказаної BAUDRATE. Значення розрахованого BAUD_PRESCALLER розбивається на вищі та нижчі біти, і записується в регістри UBRRH та UBRRL. Далі, UCSRB (Регістр керування UART) налаштовується для увімкнення передавача (TXEN) та приймача (RXEN). Нарешті, UCSRC (Регістр конфігурації UART) налаштовується для встановлення розміру кадру на 8 біт (UCSZ0 та UCSZ1).

```
void USART_init(void) {
   UBRRH = (BAUD_PRESCALLER >> 8);
   UBRRL = BAUD_PRESCALLER;
   UCSRB = (1 << RXEN) | (1 << TXEN);
   UCSRC = (1 << URSEL) | (1 << UCSZ0) | (1 << UCSZ1);
}
```

- Функція USART_send використовується для відправки даних через UART. Спочатку функція перевіряє флаг UDRE (Register Empty) в регістрі UCSRA (Регістр статусу UART), що означає, що можна відправити нові дані. Поки флаг не стане істинним, програма буде чекати. Коли флаг встановлено, дані записуються в регістр UDR (Регістр даних UART) для передачі.

```
void USART_send(unsigned char data) {
   while (!(UCSRA & (1 << UDRE)))
      ;
   UDR = data;
}
```

- Функція USART_receive використовується для отримання даних через UART. Вона очікує, поки буде доступне нове вхідне дане, перевіряючи флаг RXC (Receive Complete) в регістрі UCSRA. Коли флаг встановлено, отримані дані повертаються з регістра UDR.

```
unsigned char USART_receive(void) {
   while (!(UCSRA & (1 << RXC)))
      ;
   return UDR;
}
```

- У головній функції main викликається USART_init для налаштування UART. Далі виконується безкінечний цикл while(1), щоб програма постійно отримувала та відправляла дані.

```
int main(void) {
   USART_init();
```

```
    while (1) {
        unsigned char received_data;
        received_data = USART_receive();

        // Обробка отриманих даних
        // ...

        // Відправка даних назад
        USART_send(received_data);
    }

    return 0;
}
```

Напишемо тепер програму для обміну інформацією зі сторони персонального комп'ютера на мові програмування С (Додаток Г). Пояснимо принципи її роботи.

1. У програмі використовуються деякі системні бібліотеки, такі як <stdio.h>, <stdlib.h>, <string.h>, <errno.h>, <fcntl.h>, <termios.h> і <unistd.h>, які дозволяють взаємодіяти з послідовним портом.

Визначається константа SERIAL_PORT, яка представляє шлях до послідовного порту. У прикладі використовується /dev/ttyUSB0. Вам може знадобитися змінити це значення відповідно до вашої конфігурації.

Визначається константа BAUDRATE, яка вказує швидкість передачі даних. У прикладі використовується B9600, що відповідає швидкості 9600 бод.

У функції main створюється змінна serialPort, яка буде використовуватися для збереження файлового дескриптора послідовного порту.

Викликається системний виклик open для відкриття послідовного порту. Параметри O_RDWR, O_NOCTTY та O_NONBLOCK вказують на режими доступу до файлу. Якщо виклик open успішний, повертається файловий дескриптор для послідовного порту. В іншому випадку виводиться помилка.

Викликається функція tcgetattr для отримання поточних параметрів послідовного порту та збереження їх у структурі tty. Якщо виклик успішний, програма продовжує встановлення нових параметрів для послідовного порту.

Функція cfsetispeed встановлює швидкість передачі даних для вхідного потоку (tty.c_ispeed). Функція cfsetospeed встановлює швидкість передачі даних для вихідного потоку (tty.c_ospeed).

Налаштування tty.c_cflag включає локальні з'єднання (CLOCAL) та дозволяє приймати дані (CREAD). Режим розміру кадру встановлюється на 8 бітів (CS8). Вимикаються парність (PARENB) та два стоп-біти (CSTOPB). Керування потоком (RTS/CTS) вимикається (CRTSCTS).

Налаштування tty.c_lflag вимикає канонічний режим (ICANON), exo (ECHO), exo обробки забороняються (ECHOE) та обробка сигналів (ISIG).

Налаштування tty.c_iflag вимикає управління потоком (IXON, IXOFF, IXANY).

Налаштування tty.c_oflag вимикає обробку даних (OPOST).

Викликається функція tcsetattr для встановлення нових параметрів для послідовного порту. Якщо виклик успішний, програма готова до обміну даними через послідовний порт.

У безкінечному циклі програма чекає на введення даних з клавіатури за допомогою функції fgets. Введені дані записуються у буфер buffer.

Функція write використовується для відправки даних з буфера через послідовний порт. Кількість переданих байтів зберігається у змінній bytesWritten. Якщо передача не вдалася, виводиться помилка.

Функція read використовується для читання даних з послідовного порту до буфера buffer. Кількість отриманих байтів зберігається у змінній bytesRead. Якщо отримано дані, вони виводяться на екран за допомогою функції write.

Програма продовжує безкінечний цикл, чекаючи на нові дані з клавіатури та з послідовного порту.

Після виходу з циклу програма закриває послідовний порт за допомогою close(serialPort).

3.4. Розрахунок метрологічних характеристик

Функціональна залежність між вихідною і вхідною величиною називається рівнянням перетворення. Воно може бути виражене аналітично і графічно. Рівняння перетворення пов’язує вхідну і вихідну величини з конструктивними параметрами засобів вимірювань, що дозволяє встановити можливі похибки реального рівняння перетворення.

Схема вхідного каскаду наведена на рис. 3.8.

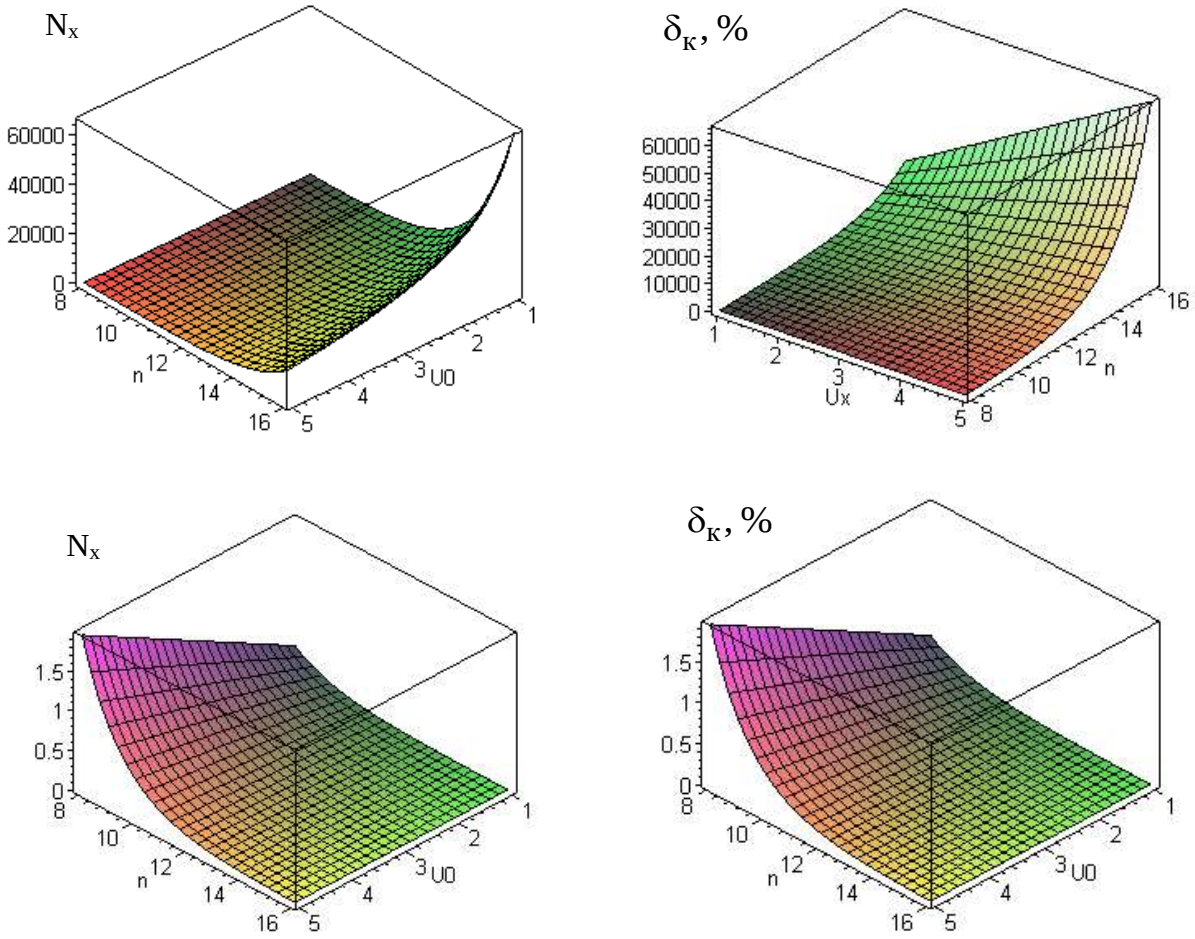


Рисунок 3.7 - Тривимірні залежності для визначення метрологічних характеристик АЦП

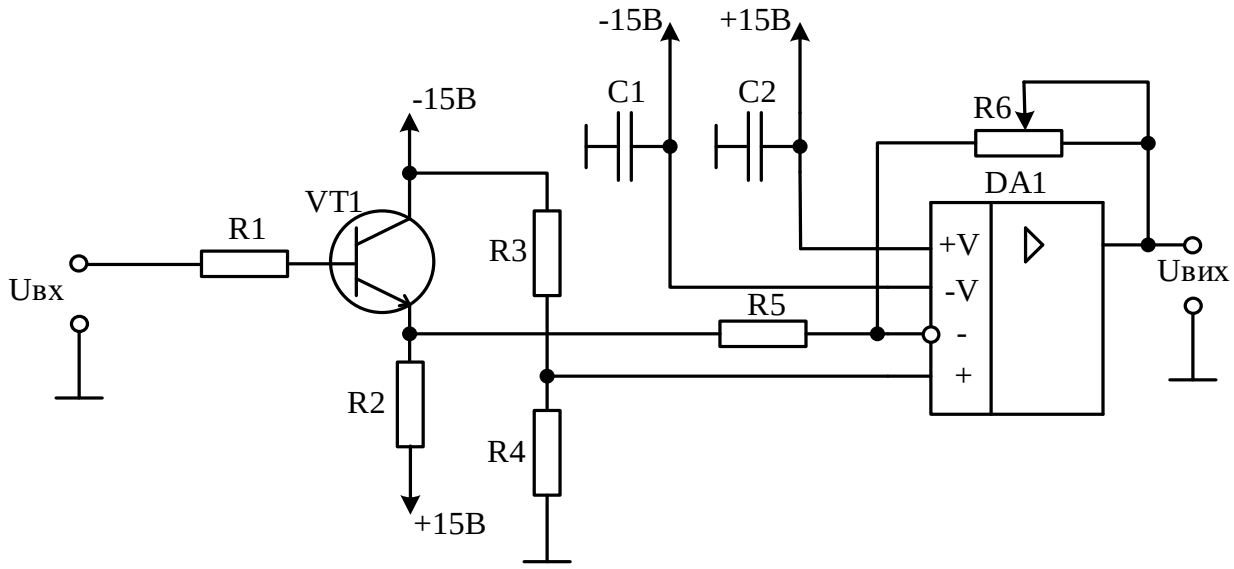


Рисунок 3.8 - Схема вхідного каскаду восьми канального USB-осцилографа

Рівняння перетворення одного каналу має вигляд:

$$N = \frac{S \cdot R2}{1 + S \cdot R2} \cdot \frac{R6}{R5} \cdot \frac{Uвх}{Uo} \cdot 2^n \ , \qquad (3.3)$$

де $S = 200мА / В$ - крутизна транзистора; $Uo = 2,5В$ - джерело опорної напруги; R2=5кОм; R5=5кОм; R6=50кОм; n=12 – розрядність АЦП.

Графічне представлення рівняння перетворення наведено на рис. 3.9.

Метрологічні характеристики - це характеристики властивостей засобу вимірювань, які нормуються для визначення результату вимірювання і його похибок. Для кожного типу засобу вимірювань встановлюють свої метрологічні характеристики. Однією з основних метрологічних характеристик вимірювальних перетворювачів є статична характеристика перетворення. Вона встановлює залежність інформативного параметра вихідного сигналу вимірювального перетворювача від інформативного параметра вхідного сигналу.

Математичним апаратом дослідження статичних метрологічних характеристик є використання розкладу функції перетворення в ряд Тейлора. Розрахуємо аналітичні залежності для оцінювання основних статичних метрологічних характеристик вимірювального каналу.

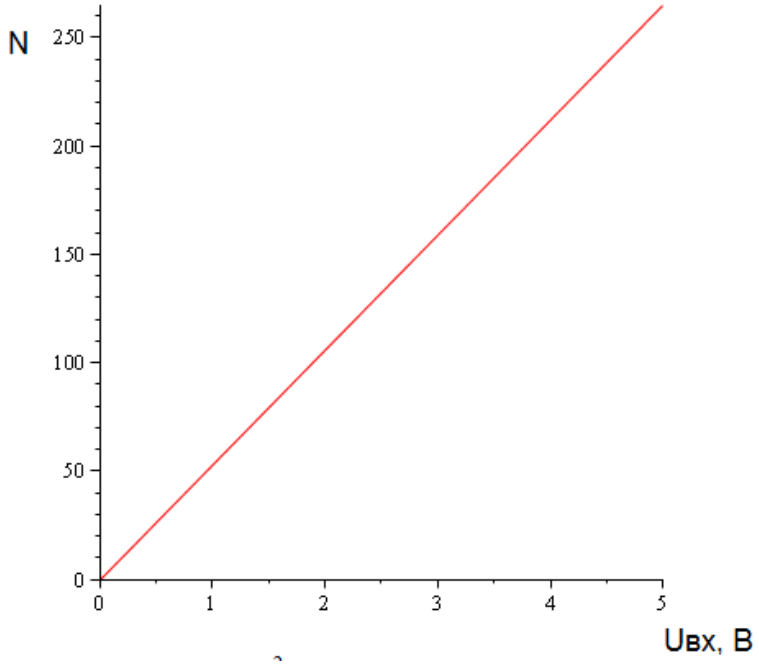


Рисунок 3.9 - Графічне представлення рівняння перетворення

Загальний вигляд номінальної функції перетворення представлено нижче:

$$y = S_0 + \dot{S}_0 x^2 + \ddot{S}_0 x^3, \tag{3.4}$$

де $S_0 = \left[\frac{\partial y}{\partial x}\right]$ - номінальний коефіцієнт перетворення або чутливість засобу вимірювання, $\dot{S}_0 = \frac{1}{2} \cdot \left[\frac{\partial^2 y}{\partial x^2}\right]$, $\ddot{S}_0 = \frac{1}{6} \cdot \left[\frac{\partial^3 y}{\partial x^3}\right]$ - зміна чутливості в діапазоні перетворення. Отже, підставивши значення отримаємо:

$$\begin{aligned} S_0 &= \left[\frac{\partial y}{\partial x}\right] = \frac{S \cdot R2 \cdot R4 \cdot Uвх}{(1 + S \cdot R2) \cdot Uo} \cdot 2^n, \\ \dot{S}_0 &= \frac{1}{2} \cdot \left[\frac{\partial^2 y}{\partial x^2}\right] = 0, \\ \ddot{S}_0 &= \frac{1}{6} \cdot \left[\frac{\partial^3 y}{\partial x^3}\right] = 0. \end{aligned} \tag{3.5}$$

Графічне представлення чутливості вимірювального каналу представлено на рис. 3.10.

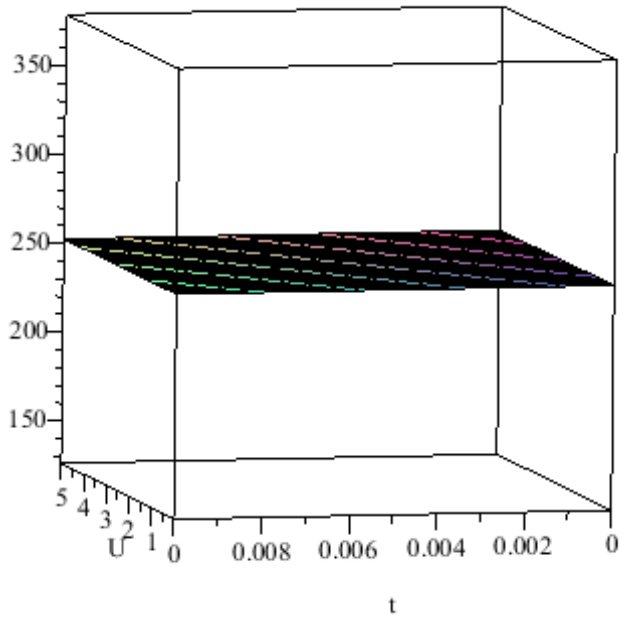


Рисунок 3.10 - Графічне представлення чутливості вимірювального каналу

Отже рівняння перетворення має вигляд:

$$N = \frac{S \cdot R2 \cdot R4}{(1 + S \cdot R2) \cdot Uo} \cdot 2^n. \qquad (3.6)$$

Розрахунок похибки квантування

Корисні сигнали та сигнали завад, що діють на вимірювальний канал, з точки зору статистики є випадковими процесами, які можна характеризувати деякими статистичними характеристиками.

Похибки, що зумовлені, сигналами завад та похибками при роботі складових підсистеми збору даних, теж носять випадковий характер.

В загальному випадку похибка квантування має рівномірний закон розподілу (рис. 3.11).

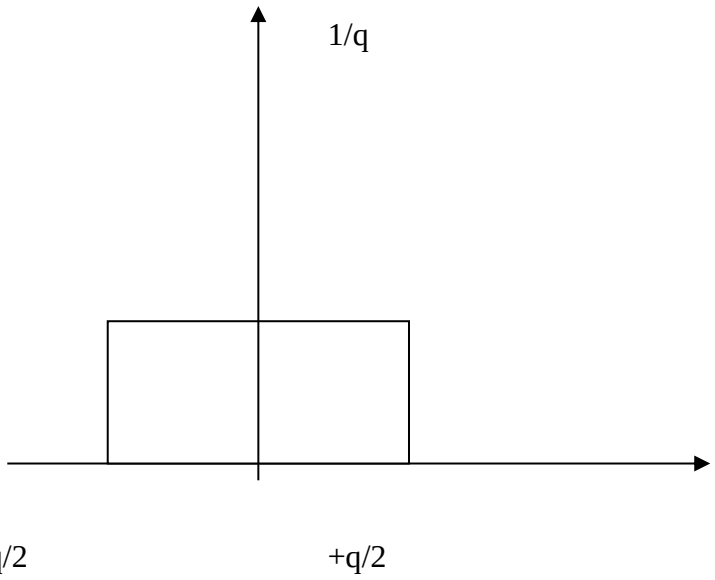


Рисунок 3.11 - Рівномірний закон розподілу похибки квантування

Обчислимо похибку квантування аналого-цифрового перетворювача, яка розподілена за прямокутним законом розподілу, за формулою:

$$q = \frac{U_{ОП}}{2^n}. \tag{3.7}$$

Опорна напруга АЦП $U_{ОП}$ = 2,5 В, розрядність АЦП n=12.

$$q = \frac{2,5}{2^{12}} = 0.0006.$$

Обчислюємо дисперсію за формулою:

$$D = \int_{\infty}^{-\infty} x^2 p(x) dx, \tag{3.8}$$

$$D = \int_{-\frac{q}{2}}^{\frac{q}{2}} x^2 \frac{1}{q} dx = \frac{1}{q}\frac{1}{3}x^3 \frac{\frac{q}{2}}{-\frac{q}{2}} = \frac{1}{3q}\left(\frac{q^3}{8} + \frac{q^3}{8}\right) = \frac{q^3}{4}\frac{1}{3q} = \frac{1}{4}\frac{q^2}{2}. \tag{3.9}$$

Обчислимо середнє квадратичне значення:

$$\sigma_{КВ} = \sqrt{D} \tag{3.10}$$

$$\sigma_{КВ} = \sqrt{\frac{q^2}{8}} = \frac{q}{2\sqrt{3}}, \tag{3.11}$$

$$\sigma_{КВ} = \frac{0.0006}{2\sqrt{3}} = 0,0005.$$

Визначимо приведене середньоквадратичне значення похибки вимірювання:

$$\varepsilon = \frac{\sigma_{кв}}{U_{вх.макс}} \cdot 100\%, \qquad (3.12)$$

$$\varepsilon = \frac{0.0005}{12} \cdot 100\% = 0.004\%.$$

ВИСНОВКИ

В даній кваліфікаційній роботі бакалавра було здійснено розробку підсистеми збору та обробки даних, яка дозволяє на базі новітньої мікропроцесорної техніки проводити автоматизацію процесів вимірювань та керування.

В процесі розробки було розглянуто існуючі методи та засоби реалізації подібних вимірювальних систем та покращено їх функціональне та елементне виконання. Значно зменшено енергоспоживання системи. Розроблена мікропроцесорна підсистема для багатоканального збору та обробки даних значно простіша та зручніша в експлуатації.

Програмне забезпечення підсистеми, розроблене в середовищі мови програмування С, дає можливість оператору виконувати всі необхідні функції по реалізації процесу вимірювань.

В подальшій роботі пропонується суттєво розширити функціональні можливості програмного забезпечення для реалізації програмних інтерфейсів приймання даних із сенсорів.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Бакуненко А.А. Использование флэш-памяти в микроконтроллерах // Электронные компоненты и системы, 4, 2000, с. 5-8.

2. HC08 — недорогой микроконтроллер с флэш-памятью // Электронные компоненты и системы, 3, 2000, с. 15-20.

3. Восьмиразрядные микроконтроллеры 68HC908 // Электронные компоненты и системы, 3, 2001, с. 32-43.

4. EDN. The design magazine of the electronics industry. September 14, 2000 (http://www.ednmag.com).

5. Short Form 2000 Designer's Guide. — Analog Devices, 2000.

6. MicroConverter, Dual-Channel 16&24 bit ADCs with Embedded MCU ADuC824. — Analog Devices,
2000.

7. http://www.ednmag.com/ednmag/reg/2000/09 142000/ 19cs.htm

8. Microcontroller. Data Book. AT89 series Flash MCUs. — Atmel, December, 1997.

9. AVR Enhanced RISC microcontroller. Data Book. — Atmel, 1999.

10. FLSLIC. 1OK-40K Gates of AT40K FPGA with 8-bit AVR Microcontroller and 36 K Bytes of SRAM. Advance Information. — Atmel 12/99.

11. P-51 (Peripheral 8051). Data Sheet. — Cybernetic Micro Systems, 2000 (http://www.ControlChip.com).

12. Future. PICmicro Microcontroller. Products Guide. — Microchip, 2000 (http://www.microchip.com).

13. Innovative Programming Options for FLASH Memory. - Microchip, 2000 (http://www.microchip.com).

14. Microcontroller Selector Guide. Quarter 1, 2001. — Motorola, 2000 (http://www.mcu.motsps.com).

15. 68HC08 CPU Peripheral Overview. CD ROM. 8-bit Microcontrollers. 68HC05, 68HC08, 68HC11. Volume 1 of 2. - Motorola, 2000.

16. Хаімзон І.Я. Техніка передачі інформації. Функціональні вузли та схеми. Частина ІІІ. Навчальний посібник. – Вінниця: ВДТУ, 2001. – 97с.

17. AVR Enhanced RISC microcontroller. Data Book. - Atmel, 1999.

18. http://www.ipc.o.za/people/kalle/atmel.htm